PCL-3AM USER`S MANUAL

日本パルスモーター株式会社

パルスコントロールＬＳＩ

PCL-3AM

ユーザーズマニアル

MANAL No.PCL-3AM-12?-????-?(????)優

目次

第一章 全体の説明 3

1-1 概要 3
1-1-1 *概要* 3
1-1-2 *主な特長* 3
1-1-3 *端子接続と外形* 4
1-1-4 *ブロック構成* 5
1-2 電気的特性 6
1-2-1 *絶対最大定格* 6
1-2-2 *推奨動作条件* 6
1-2-3 *ＤＣ特性* 7
1-2-4 *ＡＣ特性* 8
1-2-5 *動作範囲・機能* 8

第二章　　ハードの説明 9

2-1 モータ制御システムの構成 9
2-1-1 *パルスモータ* 9
2-1-2 DC *サーボモータ*、AC *サーボモータ* 9
2-2 信号名称の説明 10
2-3 主要信号のタイミング 13
2-3-1 *リード・ライトタイミング* 13
2-3-2 *主要な動作でのタイミングチャート* 13
2-3-3 *出力信号のディレー状態図(最大値)* 16
2-3-4 *その他の信号タイミング* 16
2-4 インターフェース 17
2-4-1 *ＣＰＵとのインターフェース* 17
2-4-2 *外部機器とのインターフェース* 19

第三章　ソフトの説明 20

3-1 ソフト構造の説明 20
3-2 ソフトの基本ステップ 21
3-3 コマンド 22
3-3-1 *コマンド概要* 22
3-3-2 *スタートコマンド* 22
3-3-3 *動作制御コマンド* 23
3-3-4 *レジスタセレクトコマンド* 24
3-3-5 *入出力制御コマンド* 25
3-4 レジスタ、カウンタへのデータ書き込み 25
3-4-1 *データの書き込み方法* 25
3-4-2 RO: *プリセットカウンタバッファレジスタ* 26
3-4-3 R1,R2: *出力周波数設定バッファレジスタ*[O *は、設定禁止*] 26
3-4-4 R3: *スローアップ・ダウンレート設定バッファレジスタ*[O *は、設定禁止*] 26
3-4-5 R4: *倍率分周バッファレジスタ*[O *及び* 1 *は、設定禁止*] 26
3-4-6 R5: *マニュアル設定用スローダウンポイントバッファレジスタ* 26
3-4-7 R6,R7: *マルチカウンタ* 26
3-4-8 R8*：マルチカウンタコントロールレジスタ* 26
3-4-9 R9:*オプショナルレジスタ* 28
3-4-10 *Ｒ１０: タイマー用カウンタ* 30
3-5 レジスタデータの読み出し 31
3-6 周波数計算式 34
3-7 応用例 35
3-7-1 *ソフト原点への自動原点復帰動作* 35
3-7-2　1 *パルス出力* 35

3-7-3 *繰り返し動作(例)*..... 36
第四章 その他の注意事項 37
4-1 使用上の注意点..... 37
4-1-1 *外部入出力信号のパルス幅*..... 37
4-1-2 *動作制御コマンドの設定変更による特殊動作*..... 38
4-1-3 *レジスタの設定禁止数値* 38
4-1-4 *一括読み出しのための内部ラッチのタイミング*..... 38
4-1-5 *ダウンポイントカウンタとダウンポイントバッファレジスタの関係*..... 40
4-1-6 *スローアップ・ダウン動作の特徴*..... 40
4-1-7 *定速送りでの周波数変更方法* 41
4-1-8 *その他の注意点*..... 41

この取り扱い説明書での説明の順序

この取扱説明書では、第一章に全体の説明、第二章にハードの説明、第三章にソフトの説明、第四章に注意事項をそれぞれ取り上げ、パルスコントロールロジック PCL3AMの動作や取扱いについて説明しています。

ご利用の目的に合わせてよくお読みのうえ、正しくお使い下さい。

第一章 全体の説明

1-1 概要

1-1-1 概要

パルスコントロールロジック PCL-3AM は、パルスモータや DC サーボモータ、AC サーボモータのモーショシコントロール用ＬＳＩです。
最大 3Mpps のパルスでモータの速度制御や位置制御を行うことができます。
PCL-3AM には、位置決め制御用プリセットカウンタ以外に二つの 24 ビットマルチユースカウンタが備えてあり、現在位置管理用やソフト原点への自動復帰用、パルスモータの脱調検出用などにご利用頂けます。
Z80 や 6809 などの 8 ビット CPU に対応する CPU 用インターフェースと、パルスモータドライバやサーボモータドライバに対応するモータドライバ用インターフェースを備えています(アラーム入力、レディ入力、位置決め完了入力、エンコーダ A・B・Z 相入力、サーポオン出カ、偏差カウンタクリア出力、動作完了出力など)。また、この他、リミットスイッチなどの外部機器用インターフェースとして、十、一方向のスローダウン入力、エンドリミット入力、原点復帰用原点入力、エンコーダ Z 相入力を備え、さらに、外部発信器や手動エンコーダの入力ポートも装備しています。

1-1-2 主な特長

(1)スローダウンポイント自動設定機能を備えています。位置決め制御時のスローダウンポイントトを自動設定でき、ソフト設計が楽になります。
(2)ソフト原点への自動復帰機能を備えています。ソフト原点に自動復帰させるソフトが楽になります。
(3)繰り返し動作機能を備えています。反復動作や繰り返し動作のためのソフトが楽になります。任意ステップでのインチング動作を簡単に実現できます。
(4)1 パルス出力能を備えています。1 ステップのインチングをソフト操作なしで実現できます。
(5)外部指令パルス出力機能を備えています。リモート制御用パルサからの A 相、B 相(十、一)の外部指令パルスによってモータを位置決め制御できます。
このほか、一括書き込み機能、豊富なモニター機能、サーボドライバ用入出力信号を備えています。

・連続高速動作
・連続定速動作
・高速プリセット動作
・定速プリセット動作
・マニュアル高速原点復帰
・マニュアル定速原点復帰
・自動高速原点復帰動作
・自動定速原点復帰動作
・１方向有限アップ・ダウン操り返し動作
・１方向有限定速繰り返し動作(1～225)
・無限往復アップ・ダウン繰り返し動作
・無限往復定速繰り返し動作(タイマー機能付き繰り返し動作も設定できます)
・スローアップ・ダウンを途中周波数で固定可能
・スローアップ・ダウンを途中から再開可能
・スローアップ停止
・スローダウン停止
・即停止
・1 パルス出力
・三角動作
・停止時自動偏差カウンタクリア信号出力

などの各種のモーションコントロールを実現できます。

1-1-3 端子接続と外形

(1) 端子接続と外形

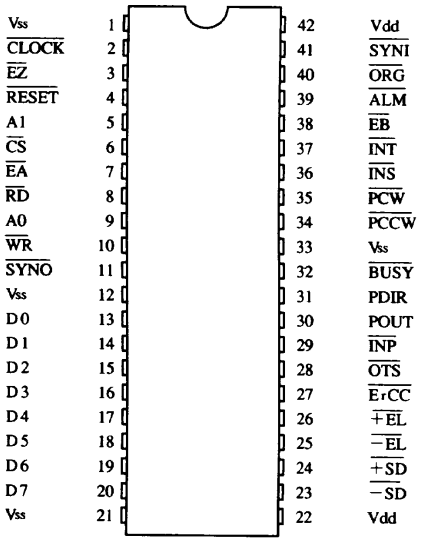
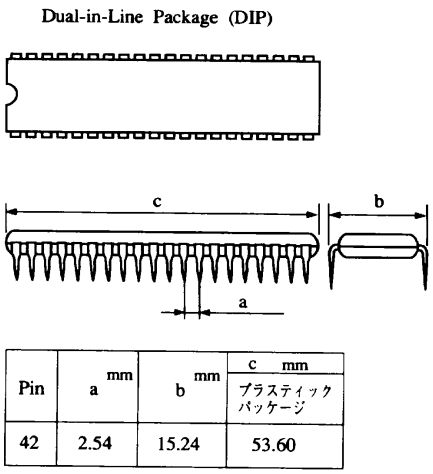


図1　端子配置図



Pin	a mm	b mm	c mm プラスティックパッケージ
42	2.54	15.24	53.60

図2　外形図

(2) 端子機能

第1　端子機能表

端子番号	記　号	入出力	動　作　内　容
1	Vss		0V
2	$\overline{\text{CLOCK}}$	入力	外部基準クロック
3	$\overline{\text{EZ}}$	入力	エンコーダマーカ(原点)信号
4	$\overline{\text{RESET}}$	入力	カウンタやレジスタのオールリセット
5	A1	入力	アドレス信号
6	$\overline{\text{CS}}$	入力	チップセレクト信号
7	$\overline{\text{EA}}$	入力	エンコーダ信号
8	$\overline{\text{RD}}$	入力	読み出し信号
9	A0	入力	アドレス信号
10	$\overline{\text{WR}}$	入力	書き込み信号
11	$\overline{\text{SYNO}}$	出力	(同期運転用出力)
12	Vss		0V
13～20	D0～D7	入出力	データバス
21	Vss		0V
22	Vdd	入力	5V
23	-$\overline{\text{SD}}$	入力	スローダウンの－方向入力
24	+$\overline{\text{SD}}$	入力	スローダウンの＋方向入力
25	-$\overline{\text{EL}}$	入力	エンドリミットの－入力
26	+$\overline{\text{EL}}$	入力	エンドリミットの＋入力
27	$\overline{\text{ErCC}}$	出力	汎用出力
28	$\overline{\text{OTS}}$	出力	汎用出力
29	$\overline{\text{INP}}$	入力	外部サーボドライバ位置決め完了入力
30	POUT	出力	パルス出力ないし＋パルス出力
31	PDIR	出力	方向レベル出力ないし－パルス出力

32	$\overline{\text{BUSY}}$	出力	パルス出力中信号
33	Vss		0V
34	$\overline{\text{PCCW}}$	入力	外部パルス指令入力(－,B)
35	$\overline{\text{PCW}}$	入力	外部パルス指令入力(＋,A)
36	$\overline{\text{INS}}$	入力	汎用入力
37	$\overline{\text{INT}}$	出力	動作完了出力
38	$\overline{\text{EB}}$	入力	エンコーダ信号
39	$\overline{\text{ALM}}$	入力	アラーム入力
40	$\overline{\text{ORG}}$	入力	原点入力
41	$\overline{\text{SYNI}}$	入力	(同期運転用入力)
42	Vdd	入力	5V

[注意]端子番号 1,12,21,33 の Vss 端子は、四つの端子全部をグランドに接地してください。
[注意]端子番号 22,42 の Vdd 端子は、二つの端子の両方を電源に接続してください。

1-1-4 ブロック構成

パルスコントロールロジック LSI PCL-3AM の等価ブロック図を図 3 に示します。

図中の丸数字は端子番号です。記号で表したそれぞれの信号の詳細については、第二章、セクション 2-2「信号名称の説明」をご参照ください。

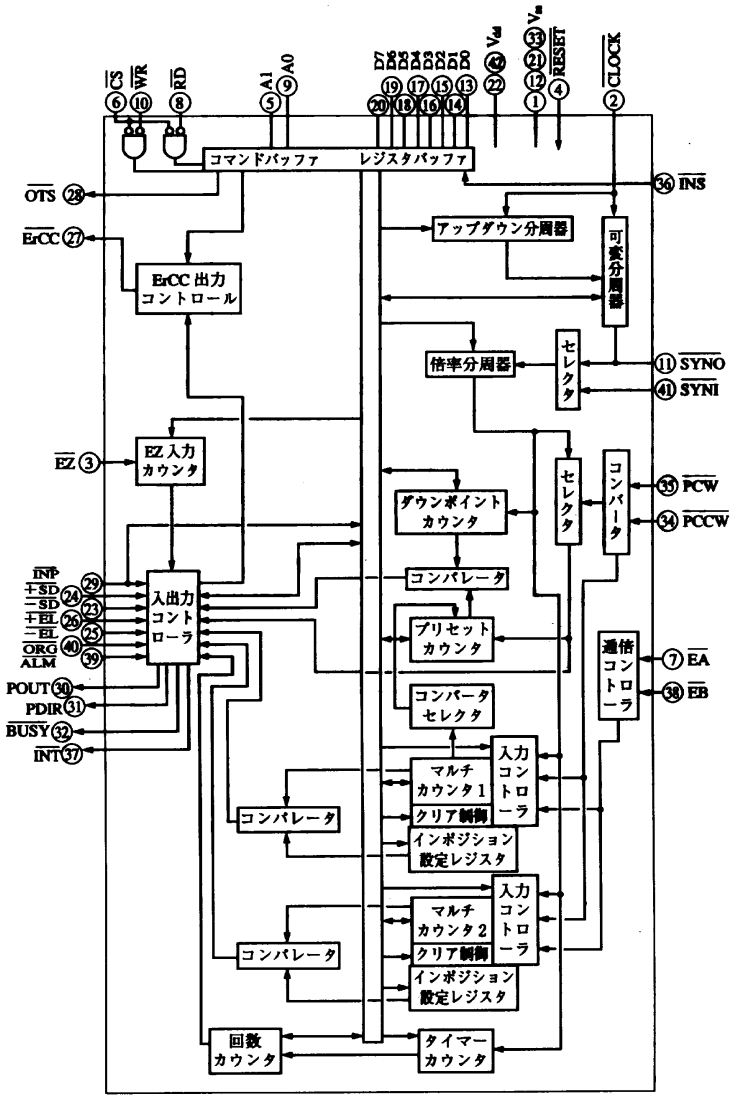


図 3　ブロック図

1-2 電気的特性

1-2-1 絶対最大定格

表 2 最大定格

項　目	記 号	定　格,	単 位
電源電圧	Vdd	-0.3～+7.0	V
入力電圧	Vin	-0.3～Vdd+0.3	V
入力電流	Iin	±10	mA　＊
保存温度	Tstg	-40～125	℃
外部基準クロック		12.5	MHz

＊　・・ゲートの最大許容電流です。

［注意］この LSI は内部が CMOS 回路で構成されています。静電気によるＥＳＤ破壊やラッチアップには十分に気を付け、事前に必要な対策を講じてください。なお、TTL レベルの入力端子を除き、他の全ての入力端子にはプルアップ(25kΩ～500kΩ)抵抗が内蔵されています。

1-2-2 推奨動作条件

表 3 推奨動作条件

項　目	記 号	定　格	単 位
電源電圧	Vdd	4.75～5.25	V
使用温度範囲	Ta	0～+70	℃
外部基準クロック		9.8304	MHz

［注意］外部基準クロックには、水晶発振回路の出力を用いて下さい。また、デューティを５０％±１０％に設定して下さい。特に、基準クロックを最大定格の 12.5MHz に設定する場合には、温度上昇と電源電圧の許容変動範囲などを考慮し、デューティを 50%±5%以内に抑えて下さい。

［注意］ このマニュアルでは、特別な場合を除き、外部基準クロックを上記推奨動作条件値(9.8304 MHz)として説明しています。

外部基準クロックを上記推奨動作値以外に設定した場合には、出力周波数やスローアップ・ダウンの時間設定などが変わりますのでご注意ください。なお、外部基準クロックを上記推奨動作以外に設定する場合は、第三章セクション 3-6「周波数計算式」をご参照の上、レジスタに設定する値を計算で求めてから変更してください。計算式自体は、外部基準クロックを変えても適用できます。

1-2-3 ＤＣ特性

(1) PCL-３AM の DC 特性

表４　ＤＣ特性

項　目	記 号	条　件		min	typ	max	単 位
消費電流	Idd	＊1				20	mA
出力リーク電流	Ioz	Vo=Vdd または Vss		-10		10	μA
入力容量	Cin				2.5		pF
低レベル入力電流	I_{iL}	V_{iL}=Vss	＊2			-10	μA
			＊3			-200	
高レベル入力電流	I_{iH}	ViH=Vdd				10	μA
低レベル出力電流	I_{OL}	V_{OL}=0.4V	＊4			4	mA
			＊5			8	
			＊6			12	
高レベル出力電流	I_{OH}	V_{OH}=2.4V	＊4			-4	mA
			＊5			-8	
			＊6			-12	
低レベル出力電圧	V_{OL}	I_{OL} =0mA				0.1	V
高レベル出力電圧	V_{OH}	I_{OH} =0mA		Vdd-0.1			V
内部プルアップ゜／ﾀﾞｳﾝ抵抗	R_{UD}			25	70	500	kΩ
出力立ち上がり時間	T_{OR}	CL=40pF			2.7		nS
出力立ち下がり時間	T_{OF}	CL=40pF			3.6		nS

＊　電流の方向は、PCL から流出する方向を負(－)、PCL に流入する方向を正(＋)とします。

＊ 1　無負荷、3Mpps 出力時。

＊ 2　$\overline{\text{CLOCK}}$, $\overline{\text{RESET}}$, A1, A0, $\overline{\text{RD}}$,$\overline{\text{WR}}$, D0～D7

＊ 3　$\overline{\text{EA}}$, $\overline{\text{EB}}$, $\overline{\text{EZ}}$,+$\overline{\text{EL}}$,-$\overline{\text{EL}}$,+ $\overline{\text{SD}}$,-$\overline{\text{SD}}$, $\overline{\text{ORG}}$, $\overline{\text{INP}}$, $\overline{\text{INS}}$, $\overline{\text{ALM}}$, $\overline{\text{PCW}}$, $\overline{\text{PCCW}}$, $\overline{\text{SYNI}}$,

＊ 4　$\overline{\text{BUSY}}$, $\overline{\text{INT}}$

＊ 5　D0～D7

＊ 6　$\overline{\text{SYNO}}$,POUT, PDIR, $\overline{\text{OTS}}$, $\overline{\text{ErCC}}$,

(2) 推奨動作条件下での PCL-3AM の DC 特性

表 5 推奨動作条件下でのＤＣ特性

記 号	項　　目	min	max	単位	信　号　名
V_{iH}	ＴＴＬレベル シュミットトリガレベル	2.0 4,0		V	$\overline{\text{CLOCK}}$, $\overline{\text{RESET}}$, A1, A0, $\overline{\text{CS}}$, $\overline{\text{RD}}$, $\overline{\text{WR}}$,D0～D7, $\overline{\text{EZ}}$, $\overline{\text{EA}}$,±$\overline{\text{SD}}$,±$\overline{\text{EL}}$, $\overline{\text{PCW}}$, $\overline{\text{PCCW}}$, $\overline{\text{INS}}$,$\overline{\text{EB}}$, $\overline{\text{ALM}}$, $\overline{\text{ORG}}$, $\overline{\text{SYNI}}$, $\overline{\text{INP}}$
V_{iL}	ＴＴＬレベル シュミットトリガレベル		0.8 1.0	V	同上
V_{OH}	4mA 出力バッファ 8mA 出力バッファ 12mA 出力パッファ	2.4 2.4 2.4		V	$\overline{\text{BUSY}}$, $\overline{\text{INT}}$ D0～D7 $\overline{\text{SYNO}}$, POUT, PDlR, $\overline{\text{OTS}}$, $\overline{\text{ErCC}}$
V_{OL}	4mA 出力バッファ 8mA 出力バッファ 12mA 出力バッファ		0.4 0.4 0.4	V	同上

［注意］出力端子には、３種類（最大定格が４mA、８mA、12mA）あります。最大定格以上の出力電流が必要な場合は、外部バッファ処理して下さい。

1-2-4 ＡＣ特性

(1) リードサイクル

リードサイクルの詳細については第二章、セクション 2-3「主要信号のタイミング」をご参照ください。

表 6 リードサイクル特性表

項　　目	記　号	min	max	単　位
アドレス安定時間	t_{AR}	10		ns
アドレス保持時間	t_{RA}	0		ns
リードパルス幅	t_{RR}	51		ns
データ遅延時間	t_{RD}		51	ns
データ・フロート遅延時間	t_{DF}		47	ns

(3) ライトサイクル

ライトサイクルの詳細については第二章、セクション 2・3「主要信号のタイミング」をご参照ください。

表 7　ライトサイクル特性表

項　　目	記　号	min	max	単　位
アドレス安定時間	t_{AW}	10		ns
アドレス保持時間	t_{WA}	20		ns
ライトパルス幅	t_{WW}	35		ns
データ設定時間	t_{DW}	20		ns
データ保持時間	t_{WD}	20		ns

(4) リセットサイクル

リセットサイクルの詳細については第二章、セクション 2-3「主要信号のタイミング」をご参照ください。

表８　リセットサイクル特性表

項　　目	記　号	min	max	単　位
RESET パルス幅	t_{RST}	$1t_{CLK}$		ns
リセット遅延時間	t_{RSTM}		$1t_{CLK}$	ns

(5) 動作タイミング

動作タイミングの詳細については第二章、セクション 2・3 の「主要信号のタイミング」をご参照ください。

1-2-5 動作範囲・機能

出力パルス数設定範囲	0～16777215(制御できる範囲)
周波数設定ステップ教	16383 ステップ
周波数倍率設定範囲	標準　0.018～30 倍、最大 150 倍
出力周波数範囲例	基準クロック周波数 9.8304MHz(標準)の場合 1 倍モード: 1～16383pps 30 倍モード:30～491490pps
周波数設定レジスタ数	ＦＬ、ＦＨの 2 種類
スローダウン・ポイント設定範囲	0～16777215(但し自動動作時設定不要)
加・減速レート設定範囲	1～32767
マルチカウンタカウント範囲	1～16777215 偏差カウンタとしたとき-8388608～+8388607
タイマーカウンタ設定範囲	1～65535
回数カウンタ設定範囲	0～255
パルス出力信号	負論理モードか正論理モードのいずれかを選択可能

第二章　ハードの説明

2-1 モータ制御システムの構成

2-1-1 パルスモータ

パルスコントロールルロジック LSI　PCL-3AM(以下 PCL-3AM と記す)とＣＰＵを組み合わせたパルスモータ制御システムの構成例を図４に示します。

［注意］パルスドライバを制御する場合には、インポジション信号(INP)が供始されないので、PCL-3AM の INP 入力をＬレペルに設定する必要があります。

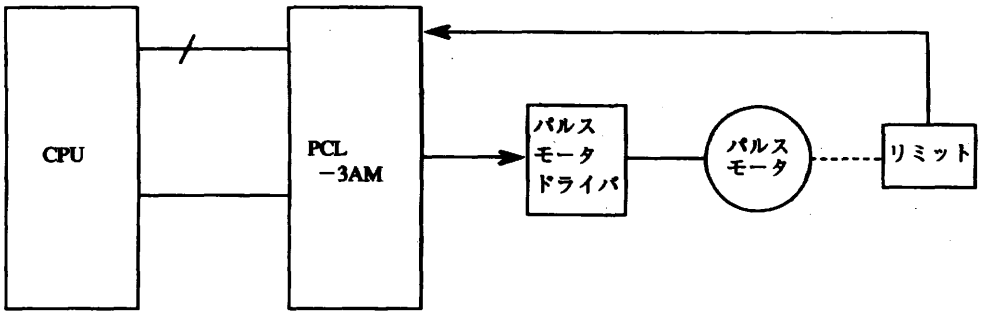


図４　パルスモータ制御システムのブロック構成例

2-1-2 DC サーボモータ、AC サーボモータ

PCL-3AM と CPU を組み合わせた AC サーボモータや AC サーポモータの制御システムの構成例を図 5 に示します。

［注意］サーボドライバを制御する場合には、インポジション信号（INPP）が入力し、PCL-3AM が BUSY でない(Non-Busy)状態に限り、INT 信号による割り込みができます。

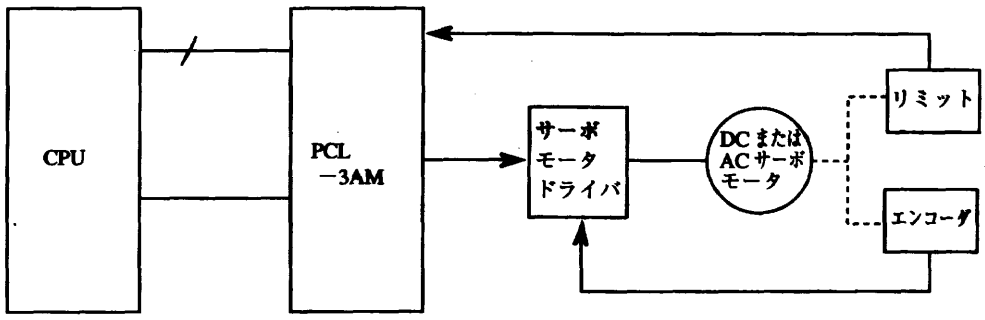


図５　サーボモータ制御システムのブロック構成例

2-2 信号名称の説明

PCL-3AM の入出力信号について説明します。なお、以下の説明で、丸数字は端子番号を示します。

(1) $\overline{\text{CLOCK}}$ ［2］
基準クロック信号です。9.8304MHz が標準値です。

(2) $\overline{\text{EZ}}$［3］
エンコーダマーカ信号です。「ORG 入力後の何回目(1～15 回)の$\overline{\text{EZ}}$信号を原点とするか」を設定すれば原点の正確な位置決めができます。$\overline{\text{EZ}}$信号幅は 13ns（Min）必要です。

(3) $\overline{\text{RESET}}$［4］
内部レジスタやカウンタのシステムリセット信号です。$\overline{\text{RESET}}$が入力すると、それ以前のデータは全てリセットされます。

(4) A1 ［5］、A0 ［9］
アドレス信号です。通常はアドレスバスの下位 2 ビットを入力します。アドレス信号 A1,A0 の組合せによって、書き込み、読み出しのそれぞれの場合に応じて、レジスタデータの読み出し・書き込みを行います。アドレス信号 A1,A0 の組合せと、それによって指定される内容を表 9 に示します。

表 9　アドレス信号と制御内容

A1　A0	書き込みの場合	読み出しの場合
0　　0	コマンド	ステータス(コマンドや回数カウンタのモニター)
0　　1	書き込みデータ(下位)	外部入力のモニターや各種カウンタのモニター(下位)
1　　0	書き込みデータ(中位)	各種カウンタのモニター(中位)
1　　1	書き込みデータ(上位)	各種カウンタのモニター(上位)

(5) $\overline{\text{CS}}$ ［6］
チップセレクト信号です。L レベルの場合に$\overline{\text{RD}}$/$\overline{\text{WR}}$が有効となり、CPU からの書き込み・読み出し動作が可能になります。

(6) $\overline{\text{EA}}$ ［7］、$\overline{\text{EB}}$［38］
$\overline{\text{EA}}$と$\overline{\text{EB}}$を総称して FB(または、FB パルス。但し、$\overline{\text{EZ}}$は含まれません)と表現します。
A 相 B 相のエンコーダからの入力信号です。FB パルスは、通常は A 相、B 相の 90'位相差信号ですが＋、－のパルスでも受付可能です。
90°位相差信号の場合、コマンドの設定により、1,2,4 逓倍まで可能です（p27 参照）
A 相、B 相(90°位相差)入力の場合
$\overline{\text{EA}}$パルスに対して EB が 90°遅れている場合：＋カウントします。
$\overline{\text{EA}}$パルスに対して EB が 90°進んでいる場合：－カウントします。

(7) $\overline{\text{RD}}$ ［8］
リード信号です。 L レベルにすることにより、データやコマンドを読み出すことが出来ます。

(8) $\overline{\text{WR}}$ ⑩
ライト信号です。L レベルからの立ち上がりエッジで、データやコマンドを書き込むことが出来ます。

(9) $\overline{\text{SYNI}}$ ［4］、$\overline{\text{SYNO}}$ ［11］
PCL-3AM を複数、組み合わせて高精度な同期運転を行う場合の同期入出力信号です。$\overline{\text{SYNI}}$は、レジスタ設定により発振出力動作させたときの同期用入力信号です。$\overline{\text{SYNO}}$は、レジスタ設定により発振出力動作させたときの同期用出力信号です。なお、繰り返し動作の場合、タイマ作動中は$\overline{\text{SYNO}}$が出力しません。また、$\overline{\text{SYNI}}$、$\overline{\text{SYNO}}$を使用せず POUT、PDIR によって同期運転を行うことが出来ます。

(10) D0［13］～D7［20］
データバスの入出力データ信号です。$\overline{\text{RD}}$が L レベルにある期間中のみリード(読み出し)モードです。それ以外は全てライト(書き込み)モードです。

(11) -$\overline{\text{SD}}$［23］、+$\overline{\text{SD}}$［24］(以降、総称して$\overline{\text{SD}}$と表現します。)
スローダウン信号です。スイッチなどの外部機器を利用してスローダウンを指示させることができま

す。出力周波数を FL へ移行させてスローダウン動作にします。なお入出力制御コマンドで$\overline{SD}$を有効、または、無効に設定できます。

$\overline{SD}$を有効と設定してある場合には、下記によります

－方向に動作中のとき：-$\overline{SD}$が有効

＋方向に動作中のとき：+$\overline{SD}$が有効

$\overline{SD}$を無効に設定した場合には、$\overline{SD}$信号を無視します。詳細は第三章、セクション 3-3-5「入出力制御コマンド」をご参照ください。

［注意］$\overline{SD}$が L レベルの場合には、スローダウンを継続して指示します。$\overline{SD}$が H レベルになると。スローアップを指示します。

(12) $\overline{EL}$［25］、+$\overline{EL}$［26］、（以降、総称して$\overline{EL}$と表現します）

［注意］$\overline{EL}$パルスは、基準クロックの 10 パルス分以上のパルス幅が必要です。

(13) $\overline{ErCC}$ ［27］

エラーカウンタクリア信号です。モータドライバのエラーカウンタをクリアさせるために使えます。詳細は、第三章、セクション 3-3-9「R9:オプショナルレジスタ」の(3)項をご参照ください。

なお、$\overline{ErCC}$は、第二のアウトプットスペアー信号(1 ビットの汎用出力ビット)として、CPU から PCL-3AM 経由でモータドライバに各種の指示を与えるためにもご利用頂けます。

［注意］停止(プリセット動作での停止、ストップコマンドでの停止、ORG での停止、$\overline{EL}$での停止、$\overline{ALM}$での停止の場合には、$\overline{ErCC}$を出力します。$\overline{ErCC}$の詳細は、第三章、セクション 3-4-9「R9：オプショナルレジスタ」の(3)、及び、第四章、セクション 4-1-8「その他の注意点」の(4)項をご参照ください。

［注意］$\overline{ErCC}$パルスのパルス幅は、基準クロックの 30 周期分です。

(14) $\overline{OTS}$［28］

アウトプットスペアー(1 ビットの汎用出カビット)です。CPU から PCL-3AM 経由でサーボモータドライバやパルスモータドライバを ON／OFF 制御する場合などにご利用頂けます。

(15) $\overline{INP}$ ［29］

インポジション信号です。位置決め完了した時に、サーボモータドライバから入力します。動作完了状態であっても、$\overline{INP}$が入力されない限り、INT は出力しません。なお、$\overline{INP}$の状態は、レジスタから読み出してモニターすることもできます。

(16) POUT［30］、PDIR［31］

POUT と PDIR は、PCL-3AM からの二つのパルス出力です。

ディレクションモードでは POUT がクロック出力になり、PDIR が方向信号になります。また、パルスモードでは、POUT は＋方向を指定したクロック出力になり、PDIR が一方向を指定したクロック出力になります。これらのディレクションモードとパルスモードはコマンドにより選択できます。詳細は第三章「セクション 3-3-3 動作制御コマンド」をご参照下さい。負論理と正論理の選択も可能です。

[注意]＋向は内部カウンタがアップカウント、－方向は内部カウンタがダウンカウントすることです。

ディレクションモードとパルスモードのモード内容は下表の通りです。

○ディレクションモード

PDIR で＋／－の方向を指定し、POUT で歩進させるモードです。

負論理モード	正論理モード
PDIR:方向信号 H =＋、 L=－	PDIR：方向信号 L =＋、H =－
POUT:共通パルス出力(負論理)	POUT:共通パルス出力(正論理)

○パルスモード

PDIR で－方向の歩進、POUT で＋方向の歩進をさせるモードです。

負論理モード	正論理モード
PDIR：－方向のパルス出力（負論理）	PDIR：－方向のパルス出力（正論理）
POUT：＋方向のパルス出力（負論理）	POUT：＋方向のパルス出力（正論理）

ディレクションモードでは、POUT(パルス出力)が出力する前に、PDIR で方向を確定します。なお、停止後も、その方向データを保持します。詳細は、弟三章、セクション 3-4-9「R9:オプショナルレジスタ」をご参照ください。

(17) $\overline{\text{BUSY}}$［32］

ビジー出力信号です。POUT や PDIR が出力中であることを表します。なお、繰り返し動作の場合、または、タイマー動作中は$\overline{\text{BUSY}}$を出力しません。なお、繰り返し動作ではない場合でも、タイマーを動作させるためには、PDIR と POUT からパルス出力をさせないようにするためにスリープモードを使います。この場合には、タイマー作動中でも$\overline{\text{BUSY}}$を出力します。

(18) $\overline{\text{PCW}}$ ［35］、$\overline{\text{PCCW}}$ ［34］ (以降、総称して P 入力と表現します)

外部パルス入力です。エンコーダからの A 相・B 相信号のほか、通常の＋、－のパルス入力を接続可能です。$\overline{\text{PCCW}}$を用いて POUT や PDIR を出力させることが出来ます。

A 相、E 相(90°位相差)信号入力

$\overline{\text{PCW}}$信号に対して$\overline{\text{PCCW}}$信号が遅れているとき:＋パルス入力

$\overline{\text{PCW}}$信号に対して$\overline{\text{PCCW}}$信号が進んで入るとき:－パルス入力

P 入力の場合でも、PDIR や POUT に対して、ディレクションモード／パルスモードの選択や、パルス出力の負論理と正論理の選択が可能です。この場合コマンドに設定されている PDIR と POUT のモード設定がそのまま適用されます。

［注意］A 相、B 相(90°位相差)信号の場合には、逓倍できません。

(19) $\overline{\text{INS}}$ ［36］

インプットスペアー(1 ビットの汎用入力ビット)です。PCL-3AM の内部動作とは無関係に、CPU が$\overline{\text{INS}}$からの情報を読み出すことが出来ます。これにより、例えば、$\overline{\text{INS}}$を使ってサーボドライバからいわゆるレディ信号を入力することも可能です。

(20) $\overline{\text{INT}}$ ［37］

CPU への割込み要求信号です。プリセット動作で停止や、ストップコマンドでの停止、$\overline{\text{ORG}}$での停止、$\overline{\text{EL}}$や ALM での停止、繰り返し動作完了による停止では、$\overline{\text{INP}}$が入力しているときに L レベルを出力します。その後、スタートコマンドが入力したとき、あるいは、$\overline{\text{INP}}$が OFF したときには、$\overline{\text{INT}}$を OFF します。

(21) $\overline{\text{ALM}}$ ［39］

アラーム入力信号です。 PDIR、POUT のパルス出力を停止させます。入出力制御コマンドで$\overline{\text{ALM}}$を無効と設定すると ALM を無視します。

[注意] ALM パルスは、基準クロックの 10 パルス分以上のパルス幅が必要です。

(22) $\overline{\text{ORG}}$ ［40］

原点スイッチからの入力信号です。

入出力制御コマンドで ORG を無効と設定すると$\overline{\text{ORG}}$を無視します。

$\overline{\text{ORG}}$と$\overline{\text{EZ}}$を用いることにより、精密な原点位置出しが可能です。

2-3 主要信号のタイミング

2-3-1 リード・ライトタイミング

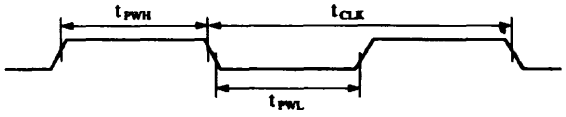
図6にクロック、リードサイクル、ライトサイクル、リセットサイクルのタイミングを示します。

読み出し動作は、ラッチ機能のあるものでは、$\overline{RD}$・$\overline{CS}$の立ち下がりでデータをラッチし、L レベル期間中にデータバスが VALID となり、バスに出力します。

書き込み動作は、通常の RAM と同様、$\overline{WR}$・$\overline{CS}$の立ち上がりエッジで PCL-3AM 内部にデータを書き込みます。

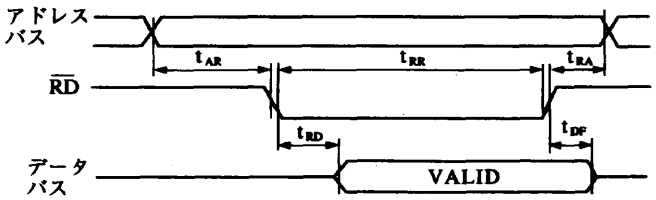
[注意]バスのディレーが 47ns 程度あるので、インターフェースのタイミング設定にあたって、バスが衝突しないように配慮して下さい。

クロック

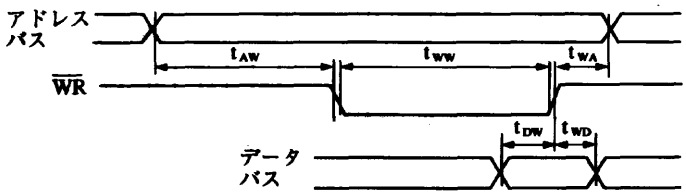


t_{PWH}：30ns(min)、t_{PWL}:30ns (min)、t_{CLK}(min)、

リードサイクル



ライトサイクル



リセットサイクル

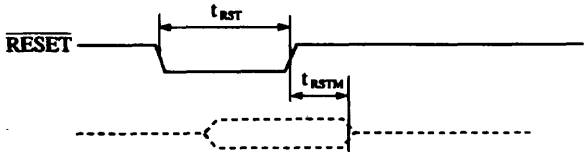


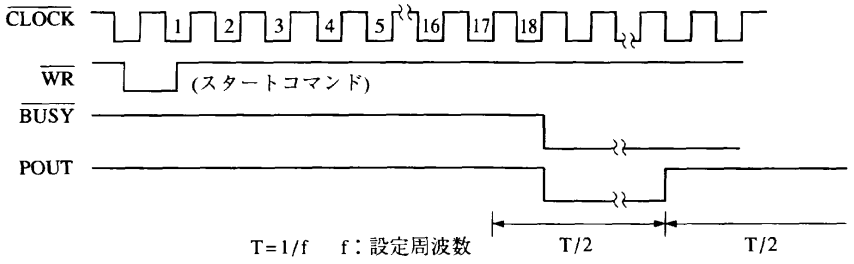
図6 クロック、リードサイクル、ライトサイクル、リセットサイクルの各タイムチャート

2-3-2 主要な動作でのタイミングチャート

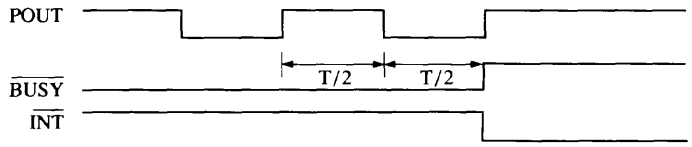
外部基準クロックは最高 12.5MHz です。
12.5MHz のときに最高出力周波数が 3Mpps となります。なお、標準は 9.8304MHz となります。

動作タイミング

A. スタートタイミング

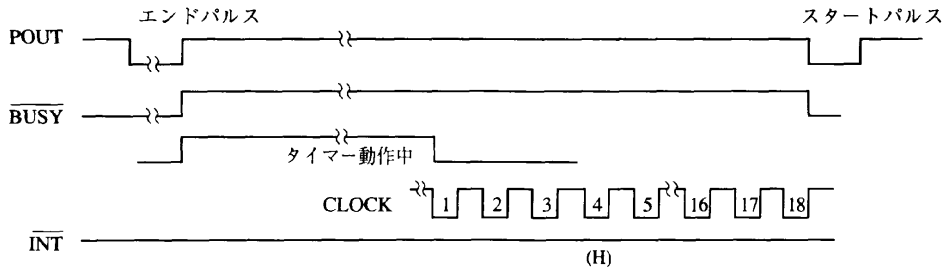


B. プリセット動作完了タイミング

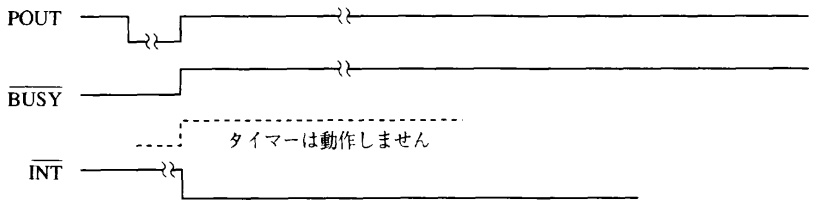


C. サイクリック動作時タイミング(自動スタート)

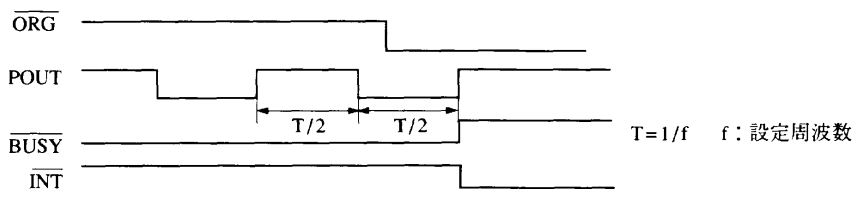
エンドパルス出力後、基準クロック 18 パルス出力後、次のスタートがかかります。



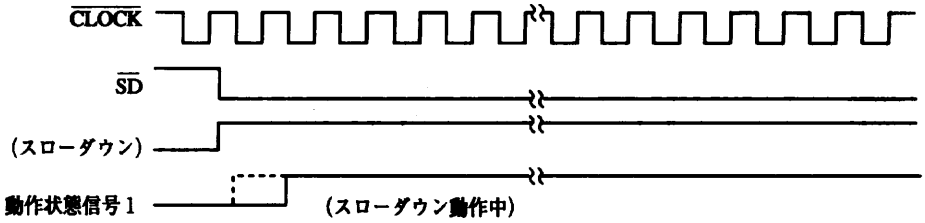
D. サイクリック完了時タイミング



E. 原点復帰完了時タイミング(出力パルスがアクティブ状態のとき)

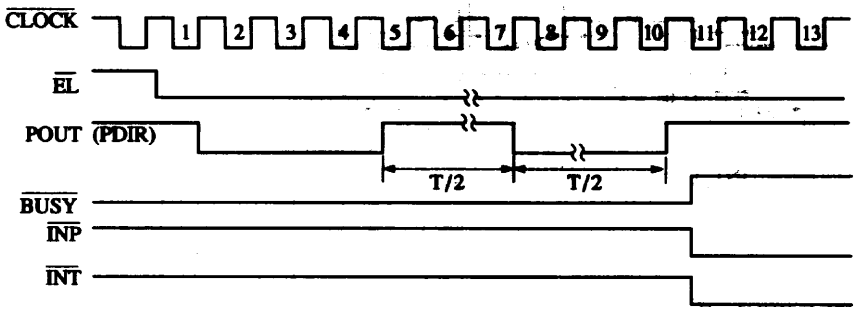


F. $\overline{SD}$入力動作タイミング



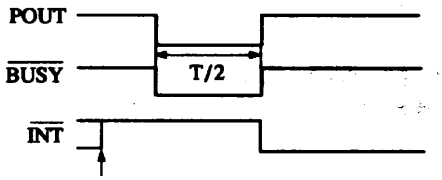
$\overline{SD}$入力の$\overline{CLOCK}$によるフイルタはありません。入力されるとすぐ作動します.

G. $\overline{EL}$、$\overline{ALM}$入力時の動作タイミシグ.

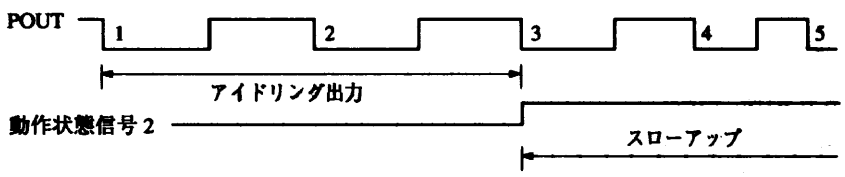


$\overline{EL}$、$\overline{ALM}$は CLOCK は 10 パルス分以上の幅が必要です。それ以下の場合は無視します。
パルス出力の H レベルの期間に内部で$\overline{EL}$と判断しますと、CLOCK の２パルス以内に停止します。パルス出力の H レベル期間に内部で$\overline{EL}$と判断しますと、パルス出力が H レベルになるまで待って、その後の CLOCK の２パルス以内で停止します。

H. １パルス出力時の動作タイミング
スタートコマンド書込み(A.スタートタイミングを参照してください)

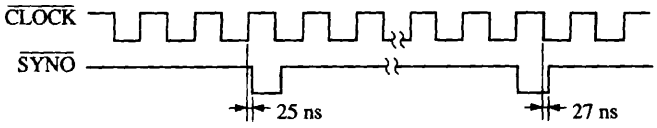


I. スロ-アップスタート時のアイドリング動作タイミング

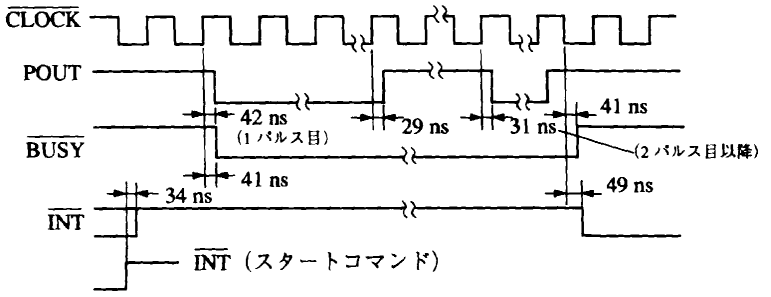


2-3-3 出力信号のディレー状態図(最大値)

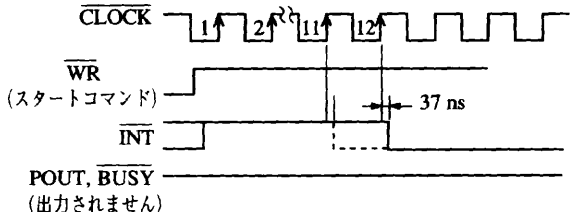
J. $\overline{\text{CLOCK}}$と$\overline{\text{SYNO}}$



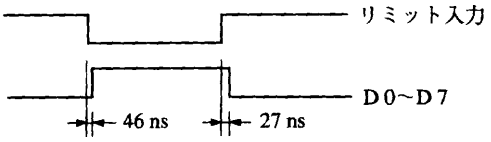
K. $\overline{\text{CLOCK}}$と POUT, $\overline{\text{BUSY}}$, $\overline{\text{INT}}$



L. $\overline{\text{CLOCK}}$と POUT, $\overline{\text{BUSY}}$, $\overline{\text{INT}}$ ($\overline{\text{EL}}$,入力有りの状態でスタートをかけた場合)



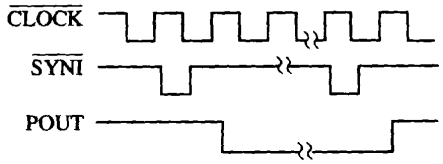
M. リミット入力とモニター出力（$\overline{\text{EL}}$, $\overline{\text{SD}}$, $\overline{\text{ALM}}$, $\overline{\text{EZ}}$, ORG）
（但し、バスをアクティブにしておいて入力信号を変化させたとき）



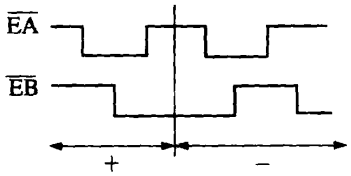
2-3-4 その他の信号タイミング

信号タイミング

N. $\overline{\text{CLOCK}}$ と $\overline{\text{SYNI}}$、POUT



O. $\overline{\text{EA}}$ と $\overline{\text{EB}}$ とR6、R7 のカウント方向



$\overline{\text{EA}}$, $\overline{\text{EB}}$信号の受信可能パルス幅
90°入力時：CLOCK の４パルス幅以上
パルス入力時：CLOCK の２パルス幅以上

2-4 インターフェース

2-4-1 ＣＰＵとのインターフェース

(1) ＣＰＵ　Ｚ８０

代表的なＣＰＵ、Ｚ８０とのインターフェースの構成例を図７に示します。
ＰＣＬ－３ＡＭでは、エッジでデータを書き込む方式を採用しているので、メモリマップ、Ｉ／Ｏマップの何れにも対応できます。$\overline{CS}$入力はマップに合わせて設定してください。データバスにＣＰＵ以外のメモリやＩ／Ｏが接続されない場合には、$\overline{CS}$用の回路以外のバッファやデータセレクタ(LS245)は不要です。なお、$\overline{RD}$の立ち下がりは、PCL-3AM 入力基準クロックの立ち下がりに同期させる必要があります。

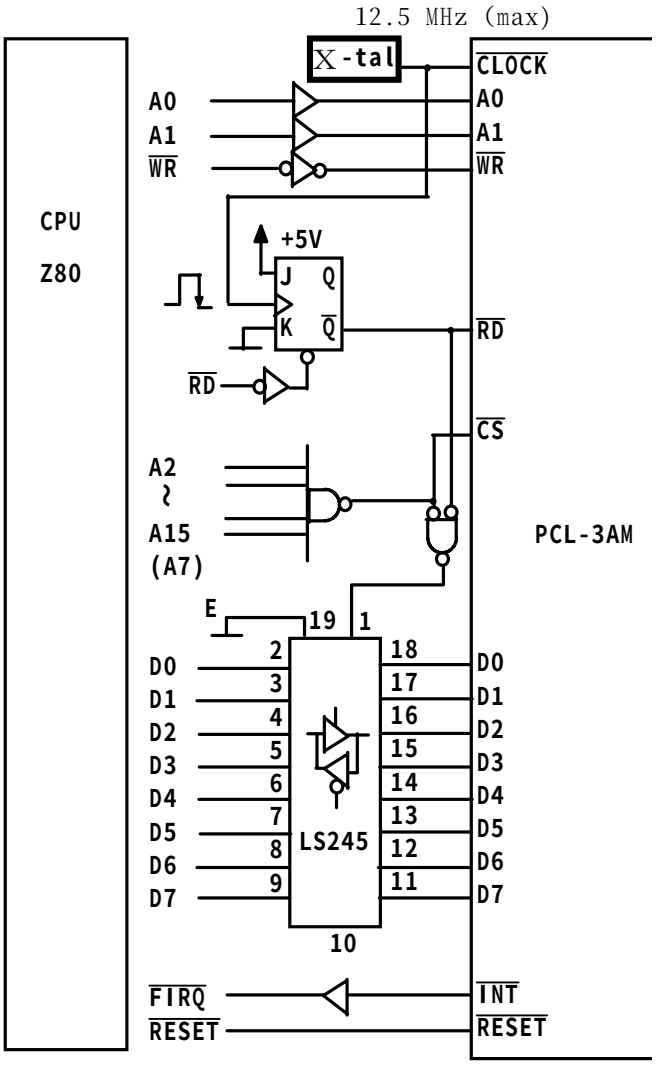


図７　Ｚ８０インターフェース構成例（参考）

(2) ＣＰＵ　６８０９

6809 とのインターフェースの構成例を図 8 に示します。CPU に 6809 を使用する場合には、Ｒ／Ｗがレベル信号なので、$\overline{WR}$, $\overline{RD}$の両パルス信号を作り出す必要があります。Ｚ８０と異なり、6809 では R/W がレベル出力のため、Q と E パルスを使用して$\overline{RD}$, $\overline{WR}$の両パルスを作り出す必要があります。なお、$\overline{RD}$の立ち下がりは、PCL-3AM 入力基準クロックの立ち下がりに同期させる必要があります。

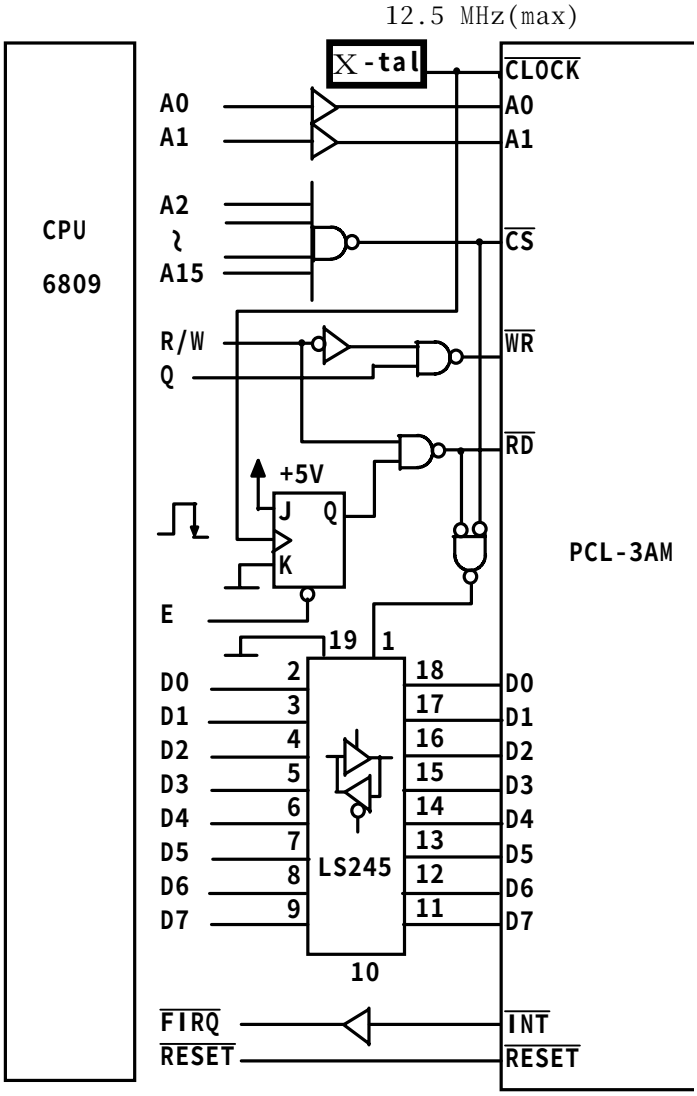


図８　6809とのインターフェース構成例（参考）

2-4-2 外部機器とのインターフェース

メカ系のリミットスイッチ入力や、外部指令入力、サーボドライバとのインターフェース、外部センサやパルサ、エンコーダなど、外部機器とのインターフェース回路の構成例を図 9 に示します。

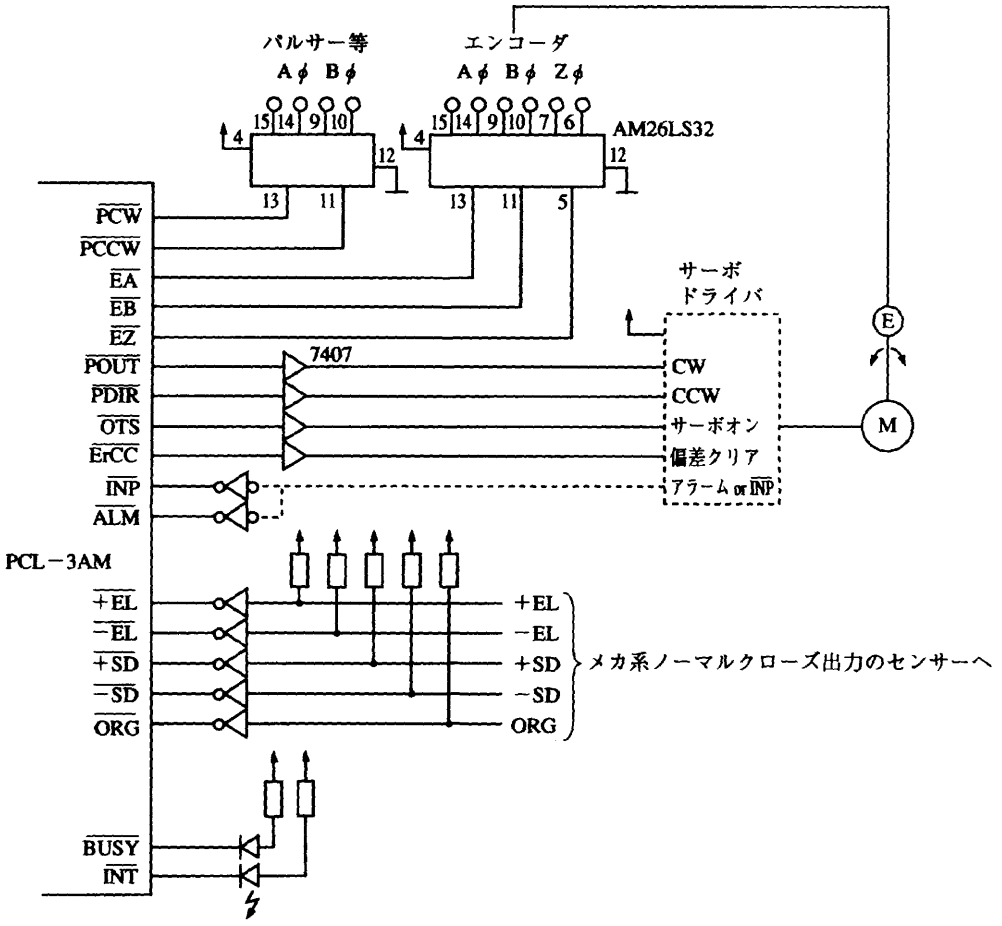


図 9 外部とのインターフェース例(参考)

第三章　ソフトの説明

3-1 ソフト構造の説明

PCL-3AM は、少ないアドレス空間を利用して種々のモータ位置制御や速度制御に柔軟に対応するため、図 10　に示すソフト構造を採用しています。

●アドレス構造
アドレス(A1,A0)の組み合わせで四組のアドレス空間を設けています。
アドレス A1、A0(0,0)は、ライトモードでは、コマンドを表すことに決めてあります。リードモードでは、アドレス A1,A0(0,0)がステータスを表します。
また、アドレス A1,A0(0,0)以外の他のアドレスは、下記のように、レジスタのビット割付を行っています。

●コマンド構造
アドレス A1{0(0,0)でのコマンドには、簡単なソフト操作で各種の制御動作を容易に設定できる下記の 4 系統のコマンドが用意されています。
・スタートコマンド
・動作制御コマンド
・レジスタセレクトコマンド
・入出力制御コマンド
それぞれのコマンドは、D0～D7 の 8 ビットでコマンド内容を表現しています。上位 2 ビットをコマンドの指定に使い、下位 6 ビットをコマンドデータとして使っています。
コマンドの詳細な説明は、セクション 3-3「コマンド」をご参照ください。

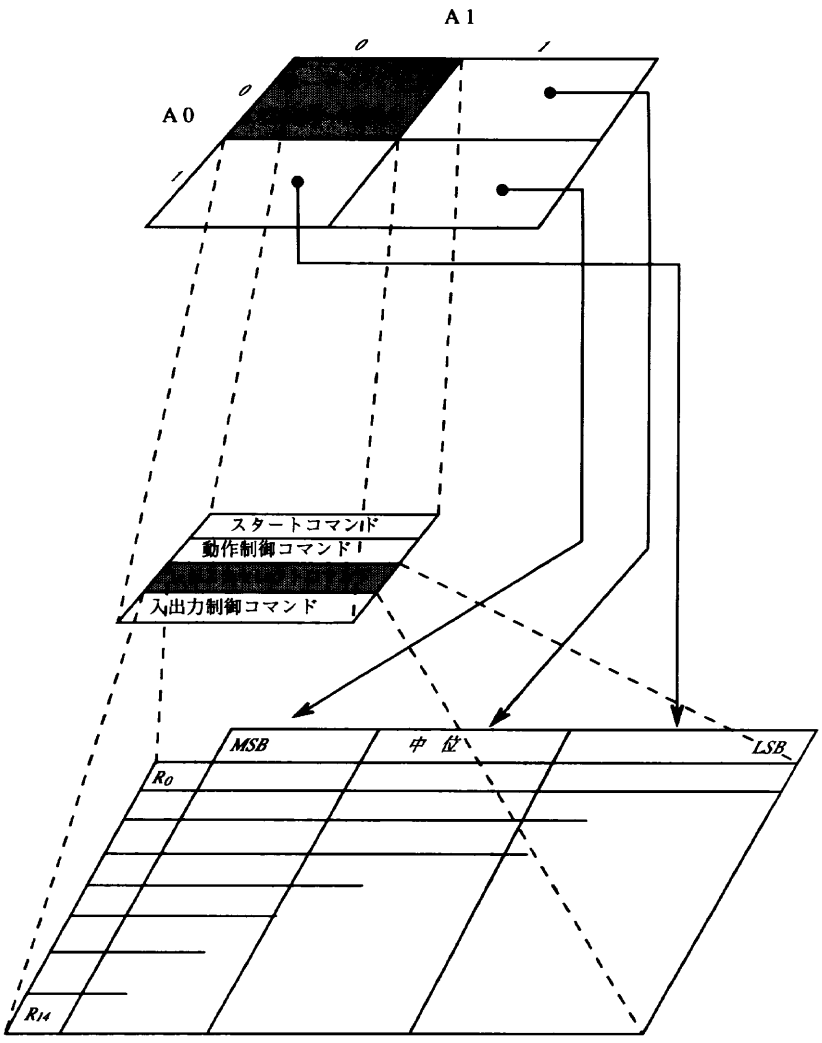
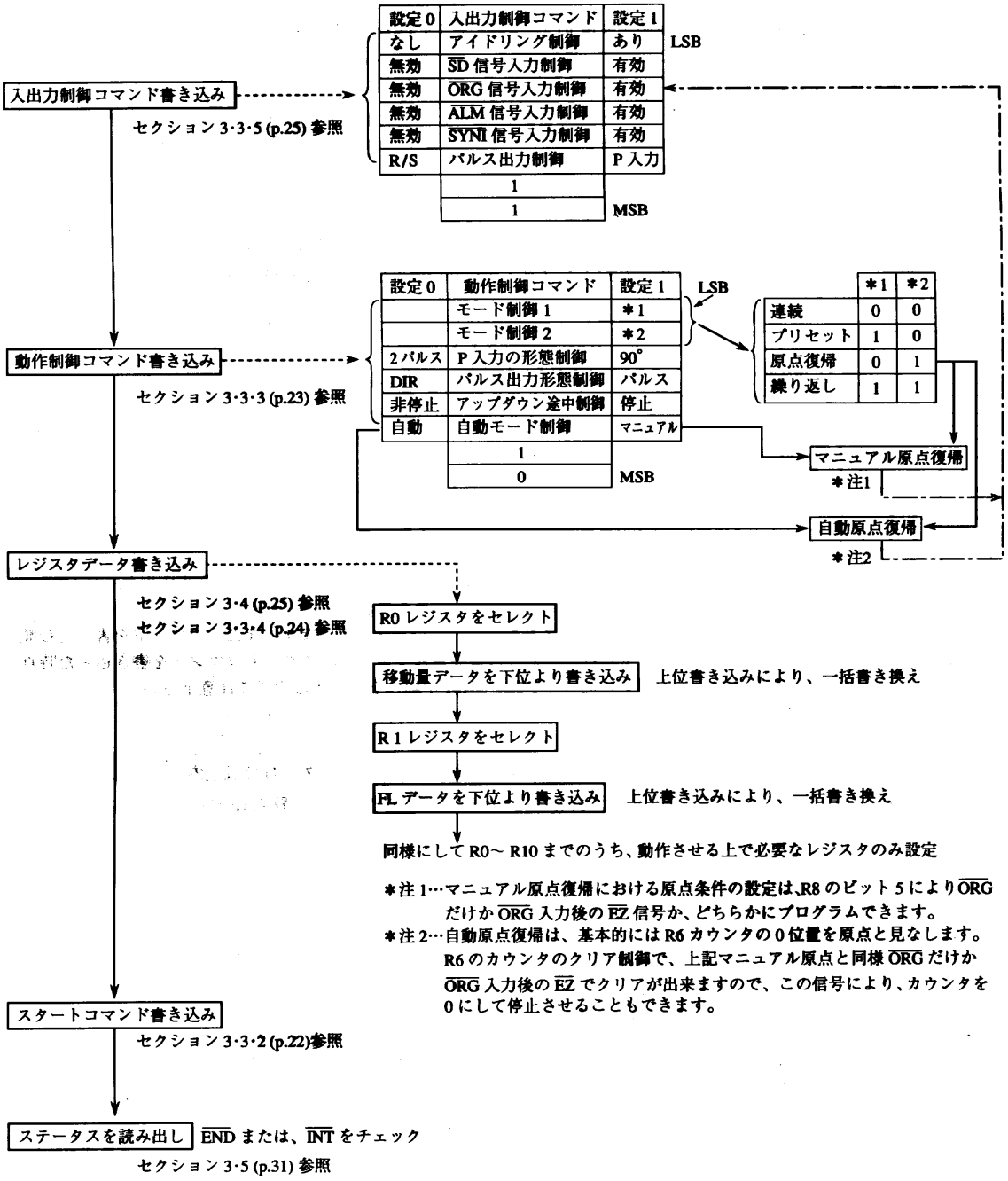


図１０　PCL-3AM のソフト構造図

●レジスタ構造
PCL-3AM では、レジスタセレクトコマンドによって R0～R14 の 15 のレジスタをセレクトしてレジスタデータを読み出し・書き込みします。最大 24 ビットのレジスタに対して、アドレスの組み合わせでビットの割付けを行います。
アドレス A1,A0(0,1)=下位 LSB
アドレス A1,A0(1,0)=中位
アドレス A1,A0(1,1)=上位 MSB
レジスタセレクトの詳細は、セクション 3-3-4「レジスタセレタトコマンド」の表 13 をご参照ください。

3-2 ソフトの基本ステップ



このステップ以降は、制御したい内容により変わります。動作完了によりクリアされるデータは、・スタートコマンドのスタート・ストップビットだけで、その他はレジスタのデータを含めて全て残ります。データの変更がなければ、再度スタートコマンドを書き込むだけで前回と同一の動作が可能です。

3-3 コマンド

3-3-1 コマンド概要

コマンドとは、PCL-3AM が CPU と対話する指令内容を言います。PCL-3AM には、下記の４系統のコマンドが用意してあります。

・スタートコマンド
・動作制御コマンド
・レジスタセレクトコマンド
・入出力制御コマンド

コマンドデータは、アドレス A1.A0 を（0,0）としてデータビット bit7、bit6 を下表によって選択することにより書き込むことができます(表 10 をご参照ください)。なお、アドレス A1、A0（0,0)としてコマンドデータのステータスを読み出すことができます。セクション 3.5「レジス'データの読み出し」、表 16 モニター　一覧表(p.32)をご参照ください。

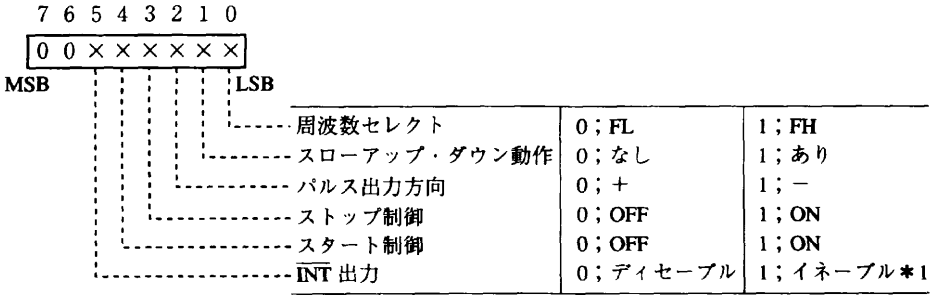
表 10

アドレス		データ bit		コマンドの系統
A1	A0	bit7	bit6	
0	0	0	0	スタート コマンド
0	0	0	1	動作制御コマンド
0	0	1	0	レジスタセレクト コマンド
0	0	1	1	入出力 コマンド

［注意］これらのコマンドは、ラッチしており書き換えられるまでは内容を保持します。また、コマンドを書き込む順番は問いません。ただし、スタートコマンドだけは、最後に書き込んでください。スタートコマンドを書き込んだ時点で、それまでに書き込んだ各コマンドの状態に従って PCL-3AM が動作を開始するのでご注意ください。

3-3-2 スタートコマンド

代表的なスタートコマンドの動作内容を表 11 に示します。なお、コマンドモニターDで設定内容を確認することができます。第三章、セクション「レジスタデータの読み出し」表 16 モニター一覧表(p.32)をご参照ください。



＊1…動作完了後でもこのビットを立てると INT 出力が可能です。

表 11　スタートコマンドの動作例とビット対応表(表中の X マークは、0 でも 1 でも可の意味です)

ビットナンパー								動　作　内　容
7	6	5	4	3	2	1	0	
0	0	×	0	0	×	0	0	動作中に FL 定速に変更
0	0	×	0	0	×	0	1	動作中に FH 定速に変更
0	0	×	0	0	×	1	0	動作中にスローアップダウンで FL に変更
0	0	×	0	0	×	1	1	動作中にスロ－アップダウンで FH に変更
0	0	×	0	1	×	0	0	FL 定速に変更して停止
0	0	×	0	1	×	0	1	FH 定速に変更して停止
0	0	×	0	1	×	1	0	スローアップダウンし、FL にて停止
0	0	×	0	1	×	1	1	スローアップダウンし、FH にて停止
0	0	×	1	0	×	0	0	FL 定速スタート。動作中であれば、FL 定速に変更
0	0	×	1	0	×	0	1	FH 定速スタート。動作中であれば、FH 定速に変更
0	0	×	1	0	×	1	0	スロ一アップで FL へ向かってスタート(定速スタート) 動作中であれば、スローアップダウンで FL に移行。
0	0	×	1	0	×	1	1	スロ－アップで FL から FH へ向かってスタート。動作中であれば、スローアップ・ダウンで FH に移行
0	0	×	1	1	×	0	0	FL で 1 パルス出力後停止
0	0	×	1	1	×	0	1	FH で 1 パルス出力後停止
0	0	×	1	1	×	1	0	アイドリング有りの時、スローダウンし FL に移行後 FL で 1 パルス出力し停止 アイドリング無しの時、スローダウンし FL に移行後停止。
0	0	×	1	1	×	1	1	アイドリング有りの時、スローアップし FH に移行後 FH で 1 パルス出力し停止 アイドリング無しの時、スローアップダウンして FH に移行後停止。

[注意]　パルス出力方向ビット(bit2)は、スタート時に限定した条件と同一条件に設定してください。同一条件に設定していない場合には、コマンドデータを書き換えたときに急停止することになります。

3-3-3 動作制御コマンド

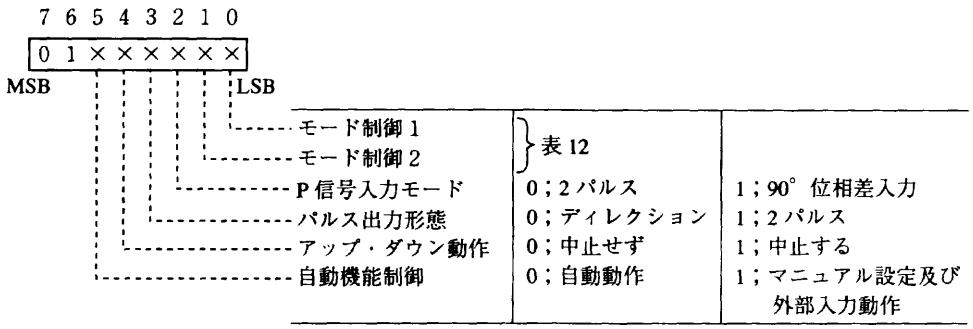


表 12

制御内容	モード制御 2	モード制御 1
連続送り	0	0
プリセット	0	1
原点復帰＊2	1	0
繰り返し	1	1

＊2…bit5 を 0 にすることにより自動原点復帰動作をします。
動作制御コマンドは、コマンドモニター　C で設定を確認できます。
第三章、セクション 3-5「レジスタデータの読み出し」表 16 モニター一覧表をご参照ください。

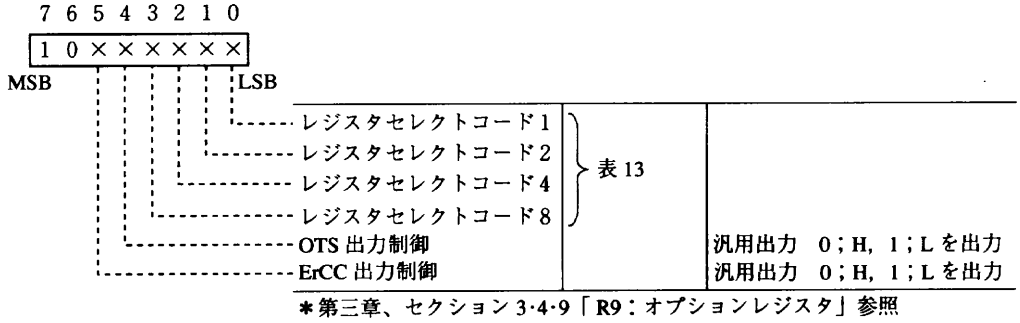
(1) 自動機能制御(bit5)を"0"に設定した自動動作モードでは;
1)スローアップ・ダウン動作を行ったときのダウンポイントを自動演算します。
2)マルチカウンタ R6 を使用して設定したソフト原点への自動原点復帰を行えます。

自動原点復帰動作は、マルチカウンタ R6 を利用してソフト原点に自動復帰させる自動動作です。機械原点からオフセットした位置にソフト原点を設定し、その位置でマルチカウンタ R6 のカウンタ値を 0 に設定します(これによって、ソフト原点が設定されます)。その後、任意位置へ移動してもマルチカウンタ R6 のカウンタ値を 0 に戻す自動動作をさせることによってソフト原点に自動復帰させることが出来ます。この場合、マルチカウンタ R6 のカウンタ値が 0(ソフト原点)になるように原点管理を行うので、マルチカウンタ R6 をカウンタ動作モードにセットする必要があります。詳細は、第三章、セクション 3-4-8「R8:マルチカウンタコントロールレジスタ」と表 14 をご参照下さい。
自動原点復帰動作の具体例は、第三章、セクション 3-7-1「ソフト原点への自動原点復帰動作」(p.35)をご参照下さい。

(2) 自動機能制御(bit5)を"1"に設定した場合には、マニュアル設定か外部入力動作になります。この場合には、原点復帰動作がマニュアルでの原点復帰動作となり、原点条件が成り立つまで動作を続けます。原点条件は、表 14(p.27)の R8 における D5 によって設定出来ます。

3-3-4 レジスタセレクトコマンド

このコマンドは、コマンドデータ(bit 3～bit 0)の組み合わせによって R0～R14 の 15 のレジスタを選択して指定します。



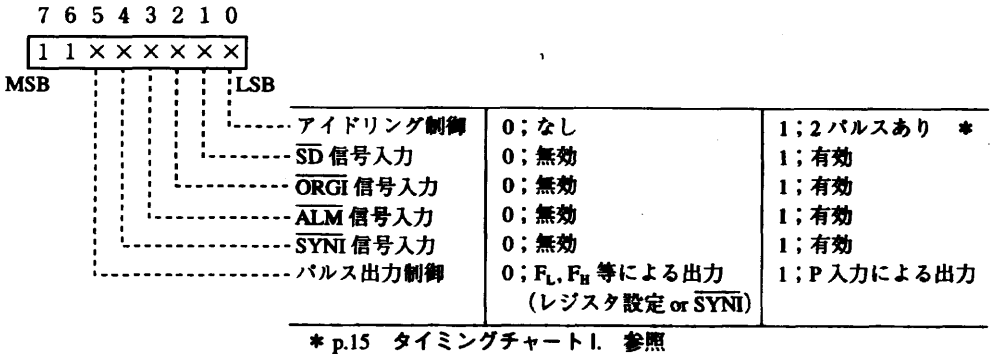
なお、ここでの OTS, ErCC 制御は、汎用品力ビットとして動作します。

レジスタの読み書きには一括機能があります。書き込みの場合には、下位から上位へデータを書き込んでいき、上位書き込みと同時に、内部バッファレジスタを変更します。読み出しの場合には、下位から上位へデータを読み出していくときに、下位データの読み出しと同時に、上位データまでを一括して出力バッファにストアします。
各レジスタの内容とビット長は、表 13 に示してあります。
なお、第三章、セクション 3-5「レジスタデータの読み出し」表 16 モニター一覧表のコマンドモニターA(p.32)で設定内容を確認することができます。

表 13 レジスタの内容とビット

セレクトコード 8 4 2 1	レジスタ No.	機　　能	モード	ビット長
0 0 0 0	R0	プリセットカウンタバッファレジスタ	W	24
0 0 0 1	R1	FL バッファレジスタ	W	14
0 0 1 0	R2	FH バッファレジスタ	W	14
0 0 1 1	R3	スローアップ・ダウンレートバッファレジスタ	W	15
0 1 0 0	R4	倍率分周バッファレジスタ	W	14
0 1 0 1	R5	スローダウンポイントカウンタバッファレジスタ	W	24
0 1 1 0	R6	マルチカウンタ 1	W	24
0 1 1 1	R7	マルチカウンタ 2	W	24
1 0 0 0	R8	マルチカウンタコントロールレジスタ,回数カウンタ	W	16,8
1 0 0 1	R9	インポジション設定レジスタ,オプショナルレジスタ	W	16,8
1 0 1 0	R10	タイマーカウンタバッファレジスタ, EZ プリセットカウンタバッファレジスタ レジスタ設定制御コマンド.リミット,周波はモニタ	W R	16,4
1 0 1 1	R11	入出力制御コマンド,プリセットカウンタのモニタ	R	8,24
1 1 0 0	R12	動作制御コマンド,マルチカウンタ 1 のモニタ	R	8,24
1 1 0 1	R13	スタートコマンド,マルチカウンタ 2 のモニタ	R	8,24
1 1 1 0	R14	回数カウンタ,ダウンポイントカウンタのモニタ	R	8,24

3-3-5 入出力制御コマンド



入出力制御コマンドは、第三章、セクション 3-5「レジスタデータの読み出し」表 16 モニター一覧表のコマンドモニターB で設定内容を確認することができます。

3-4 レジスタ、カウンタへのデータ書き込み

3-4-1 データの書き込み方法

レジスタやカウンタデータの書き込みについて以下に説明します。8 ビット以上のデータの場合は、アドレスを変更してコマンドに続くアドレスの小さい方から順に下位・中位・上位に対応させてデータを書き込んでください。データ長の最上位バイトのデータ書き込みを終えると、同時に一括してレジスタやカウンタにデータが書き込まれます。

上位書き込みによる一括書き込み方式を採用しているので、上位の値が 00 であっても、または、上位の値が前に書き込んだ値と同一値であっても、最上位バイトのデータを書き込む必要があります。

3-4-2 R0: プリセットカウンタバッファレジスタ

このレジスタへのデータの書き込みは随時可能です。なお、プリセットカウンタのバッファレジスタからプリセットカウンタへのロードのタイミングは、停止状態においてスタートコマンドを書き込むことによりプリセットカウンタにロードされます。

連続動作モードやマニュアル原点復帰動作モード及び動作途中では、バッファレジスタのデータをカウンタにロードすることはできません。

自動機能制御を選択したときの自動原点復帰モードではマルチカウンタ R6 の補数値がロードされます。

3-4-3 R1,R2: 出力周波数設定バッファレジスタ[0 は、設定禁止]

R1 は FL の設定用レジスタ、R2 は FH の設定用レジスタです。

3-4-4 R3: スローアップ・ダウンレート設定バッファレジスタ[0 は、設定禁止]

このレジスタは、加減速時のレートを設定します。加減速時間は、第三章、セクション 3-6「周波数計算式」の式 7 により求めます。R3 は、動作中に書き換え可能です。動作途中で任意に書き換えても安定したタイミングパルス出力となり、連続的なスローアップダウンの変化となります。

3-4-5 R4: 倍率分周バッファレジスタ[0 及び 1 は、設定禁止]

R1,R2 で設定された周波数の倍率を決定します。

書き換えは R3 と同様、動作途中で任意に書き換えられますが、出力パルスの 1 周期分完了した時点から、新たに設定した倍率データに変わります。なお、デューティは、約 50%で保たれます。

3-4-6 R5: マニュアル設定用スローダウンポイントバッファレジスタ

スローダウンポイントをマニュアル設定できます。自動スローダウンの場合は、このバッファレジスタにデータを設定しても無効です。データは内部に保存されているので、自動スローダウンモードにしても消えることはありません。

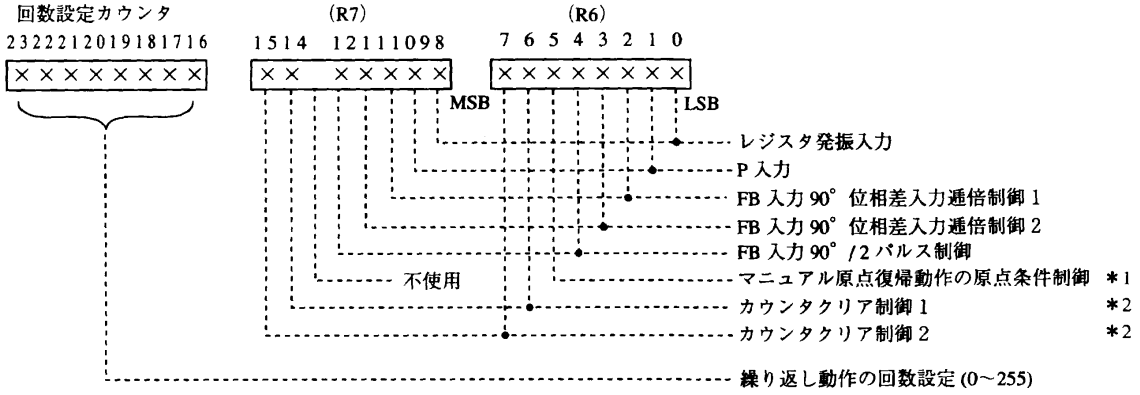
3-4-7 R6,R7: マルチカウンタ

この 2 つのカウンタにはバッファレジスタが備えられていません。データ書き換えと同時にカウンタの内容も変わります。自動原点復帰時には、戻り量設定レジスタとして、この R6 を使います。

3-4-8 R8：マルチカウンタコントロールレジスタ

R8 の下位 16 ビットは、マルチカウンタ R6,R7 のコントロールレジスタです。制御内容を表 14 に示します。ビット 0～7 までが R6 用、ビット 8～15 までが R7 用となっています。

R8 の基本配置



*1…R6 用制御ビットにしか配置されていません。

*2…クリア制御は、プリセットや原点復帰の動作モードに無関係に常に有効となります。

指令入力と FB パルスの両方を有効にすると、マルチカウンタは偏差カウンタになります。R8 の上位 8 ビットは、繰り返し動作の回数設定カウンタです。

設定値を 0 として繰り返し動作をさせると、無限往復繰り返しとなります。初期移動方向はスタートコマンドで設定した移動方向となります。設定値を 0 以外の値として繰り返し動作させると、有限 1 方向繰り返しとなります。移動方向はスタートコマンドで設定した移動方向となります。

R8 の下位 16 ビットは、16 ビット分データを書き込んだ段階で一括書き込みが可能であり、上位 8 ビットとは別に設定可能です。

表 14　R8 の制御内容

"0" または "1" に設定したビットのみを有効とし、"－"記号のビットを無視した場合の動作内容を示しています。

D7 D15	D6 D14	D5	D4 D12	D3 D11	D2 D10	D1 D9	D0 D8	動 作 内 容 (D0～D7 が R6 用。D8～D15 が R7 用。)
-	-	-	0	0	0	0	0	カウンタは動作せず
-	-	-	0	0	0	0	1	内部発振出力をカウント*3
-	-	-	0	0	0	1	0	P 入力をカウント*3
-	-	-	0	0	0	1	1	設定禁止
-	-	-	0	0	1	0	0	FB パルスの 90 ° 位相差信号を 1 逓倍してカウント*3
-	-	-	0	1	0	0	0	FB パルスの 90。位相差信号を 2 逓倍してカウント*3
-	-	-	0	1	1	0	0	FB パルスの 90。位相差信号を 4 逓倍してカウント*3
-	-	-	1	0	0	0	0	FB パルスは＋,－の 2 パルス*3
-	-	0	-	-	-	-	-	マニュアル原点復帰の時、$\overline{EZ}$と$\overline{ORG}$入力で停止
-	-	1	-	-	-	-	-	マニュアル原点復帰の時、$\overline{ORG}$入力のみで停止
0	0	-	-	-	-	-	-	カウンタはクリアせず
0	1	-	-	-	-	-	-	カウンタは ORG 入力でクリア
1	0	-	-	-	-	-	-	カウンタは ORG と$\overline{EZ}$の論理的 AND でクリア
1	1	-	-	-	-	-	-	カウンタの強制クリア(ソフトクリア)

*3…指令パルスと FB パルスを共にカウントする設定も出来ます。

3-4-9 R9:オプショナルレジスタ

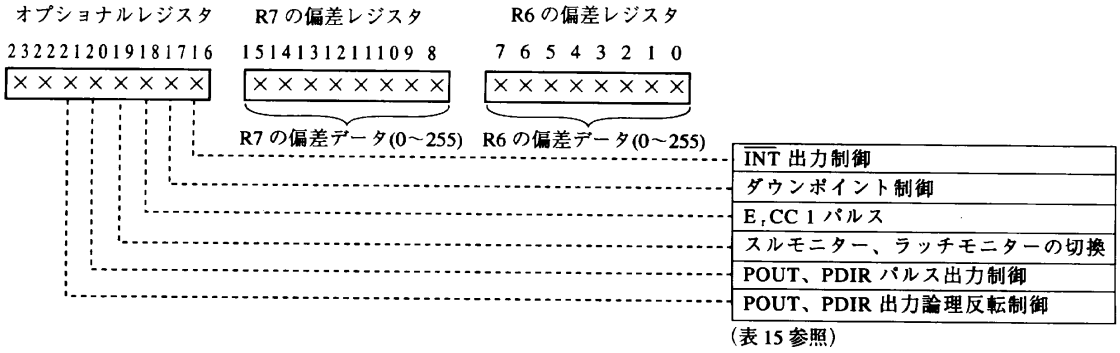


表 15

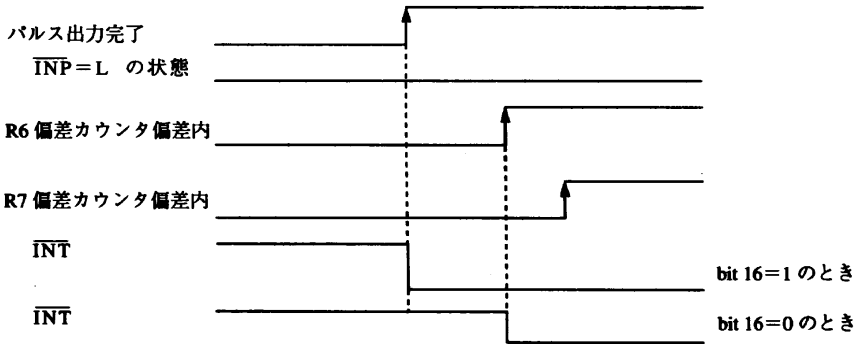
	制御内容		詳細説明
bit16	INT 出力制御	0	R6 または R7 を偏差カウンタとして使用時、位置決め完了範囲内で出力
		1	R6 または R7 を偏差カウンタとして使用時、パルス出力完了で出力
bit17	ダウンポイント制御	0	スローアップ・ダウン動作指令のみダウンポイントが有効
		1	指令に係わらず常に有効
bit18	ErCC 1 パルス 自動出力制御	0	停止時に出力無し
		1	停止時に自動的に基準クロックの 30 周期幅の ErCC を出力
bit19	スルーモニター、 ラッチモニター切換 妻 16 参照	0	外部入力信号のスルー(ラッチしない生のままの)モニター
		1	停止条件が発生したときのラッチデータモニター
bit20	POUT,PDIR パルス出力制御	0	通常のパルス出力
		1	2 パルス出力の時 POUT,PDIR からパルス出力無し ディレクション出力のときは、POUT からパルス出力無し
bit21	POUT,PDIR 出力論理反転制御	0	負論理(アクティブ L)モード(通常使用状態)
		1	正論理(アクティブ H)モード,ディレクションモードの論理も反転

R9 の上位 6 ビットは、オプショナルレジスタです。表 15 に示す特殊な動作の制御が可能です。
R9 の下位 16 ビットは、マルチカウンタ R6,R7 を偏差カウンタとしたときの位置決め完了範囲を設定するレジスタです。R6 用、R7 用各々8 ビットずつに分け 0～255 まで設定できます。絶対値で設定しますので、例えば 3 と設定するだけで、マルチカウンタの値が±3 以内のときに位置決め完了と判断します。
R9 の下位 16 ビットは、16 ビット分データを書き込んだ段階で一括書き込みが可能で上位 6 ビットとは別に設定可能です。

オプショナルレジスタの機能について、下記に詳細に設明します。

(1) INT 出力制御

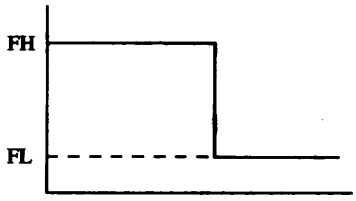
パルス出力停止(プリセット動作完了、ORG及び、ELによる停止を含む)時にINP入力との AND で出力されます。R6 または R7 を偏差カウンタとして使用した場合には、bit16 を"0"に設定することにより、偏差値が設定領域内になったときにINTが出力することになります。下記のタイミングチャートをご参照下さい。



但し、R6、R7 の両方を偏差カウンタとして使用した場合には、どちらか一方が偏差値範囲内になったときにINT出力が得られることになります。

(2) ダウンポイント制御

このビットを"1"に設定すると、ダウンポイントデータになったときに、下図のようにステップ状に FH から FL に切り替わります。なお、SD入力によってダウンポイント制御を行うことは出来ません。



(3) ErCC　1 パルス自動出力(アクテイブロー信号)

レジスタセレクトコマンドの bit5 を"0"に設定すると H レベルになり、"1"に設定すると L レベルを出力する汎用ビットです。オプショナルレジスタの bit17 を"1"に設定することにより、パルス出力停止時に自動出力させることが出来ます。但し、汎用ビット制御は常に有効ですので、レジスタセレクトコマンドの bit5 を"0"に設定する必要があります。自動出力制御での ErCC 出力は、基準クロックの 30 周期分のパルス出力です。

(4)スルーモニター、ラッチモニターの切換

外部信号モニターをスルーモニターとするか、停止条件のラッチモニターとするかをコントロールします。ラッチデータは新たなスタートがかかるまでデータを保持します。外部リミット信号入力等により発振が停止しても、サーボドライバなどでは±1 パルスの範囲内で振動しているので、停止した原因を知るためのモニターとしてはスルー信号を使うことができません。この場合には、ラッチデータを使うことができます。

(5)　POUT,PDIR パルス出力制御

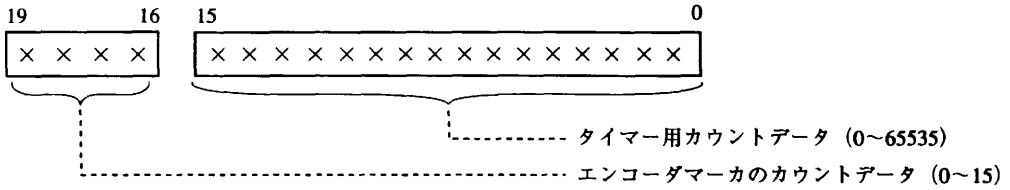
パルス出力を停止させるコントロールを行います。パルスを出力しない設定では、繰り返し動作時のタイマモードとは異なり、SYNO,BUSYの出力があります。EL入力があっても PCL-3AM の内部動作が継続します。マルチカウンタ用のパルス出力もカウントできます。停止コマンドと ALM 入力以外では、途中で動作を止めることはできません。

周波数を設定し、そのパルス数でパルスを出力するまでの時間等を決定します。従って、精度の高いタイマー制御が可能です。パルス出力が無くても、ディレクションモードの方向レベル信号は出力します。

(6) POUT,PDIR 論理反転制御

パルス出力は、用途によってアクティブL、アクティブHの両方があります。ここでは、そのどちらの形態で出力するのかのコントロールを行います。ディレクションモードでは、方向レベル信号も論理が反転します。

3-4-10 Ｒ１０: タイマー用カウンタ



R10 の下位 16 ビットは、繰り返し動作させるときのタイマー用カウンタです。このカウンタに入力されるクロックは FL で設定した周波数になります。タイマーは、このクロックを何回カウントするかで時間設定します。近似計算式を式 1 に示します。タイマー動作完了信号がパルス出力完了の$\overline{\text{INT}}$出力と同様にクロックの半周期分だけ早めに出力されるので、R10 の設定に対して、タイマー時間が 0.5 だけ差し引かれます。

タイマー動作では、R10 は 1 以上にセットしてください。

$$\text{式 1}\cdots Tt = \frac{R10 - 0.5}{f_L} \qquad [\text{sec}]$$

R10 の上位 4 ビットは、原点復帰動作における停止条件の一つであるエンコーダのマーカ信号の入力回数をプリセットできるバッファレジスタです。$\overline{\text{ORG}}$入力後何回目の$\overline{\text{EZ}}$信号を原点とするかの設定が出来ます。設定値 0 は 1 設定と同じになります。

R10 の下位 16 ビットは、16 ビット分データを書き込んだ段階で一括書き込みが可能で上位 4 ビットとは別に設定可能です。

3-5 レジスタデータの読み出し

レジスタデータは第三章、セクション 3-3-4「レジスタセレクトコマンド」表 13 のレジスタセレクトを利用して拡張することができます。レジスタデータの読み出しは、レジスタコードナンバー R10,R11,R12,R13,R14 を設定して読み出すことが出来ます。読み出せるデータの詳細については、表 16 を参照して下さい。表 16 の上段がアドレスであり、低い順に左から右に並び、左端が上記 5 種のレジスタのコード値になって縦に並んでいます。読み出せる信号のうち、ステータスに関する信号の内容・動作は以下のようになっています。

(1) BUSY
パルス出力中信号です。パルス出力中は H レベル、タイマー動作中は L レベルとなります。

(2) $\overline{\text{INT}}$
動作完了信号モニターです。ピン出力の INT のモニターです。

(3) $\overline{\text{INP}}$
外部(ドライバ)位置決め完了信号入力モニターです。ピン入力の INP のモニターです。

(4) $\overline{\text{END}}$
動作中信号モニターです。パルス出力完了により L レベルとなります。繰り返し動作のタイマー動作中にも H レベルを保持します。

(5) R0 = 0
プリセットカウンタの値が 0 となったことのモニターです。0 で H レベル出力となります。

(6) R6 = 0
マルチカウンタ 1 の値が 0 となったことのモニターです。0 で H レベル出力となります。

(7) R7 = 0
マルチカウンタ 2 の値が 0 となったことのモニターです。0 で H レベル出力となります。

(8) $\overline{\text{PLS}}$
移動方向のモニターで、自動原点復帰や繰り返し動作などで移動方向がコマンドと必ずしも一致しない時のモニター用です。＋方向にパルス出力中に H レベルとなります。外部指令パルスのときにもモニターできます。

(9) モニター
内部のラッチなどを経由しない、外部信号のみのモニターです。
入力 L レベルに対し、出力 H でモニターできます。

$\overline{\text{EL}}$を除く他の入力信号は、その入力を外部入力として用いない場合に限り、他のモニターしたい信号入力として使用できます。

表 16 モニター一覧表

		A1, A0			
		0,0	0,1	1,0	1,1
R10 をセレクト		コマンドモニターA	スルーモニター ラッチモニター	周波数モニター	上位
	D0	レジスタセレクトコード 1	+EL EL	Rf LBS	Rf 9
	D1	レジスタセレクトコード 2	-EL ALM	2	10
	D2	レジスタセレクトコード 4	+SD ORG	3	11
	D3	レジスタセレクトコード 8	-SD EZ	4	12
	D4	OTS 出力制御	ORG R0=0	5	13
	D5	ErCC 出力制御	ALM R6=0	6	MSB
	D6	BUSY	EZ BUSY*1	7	動作状態信号 1
	D7	$\overline{\text{INT}}$	INS $\overline{\text{INT}}$*1	8	2
R11 をセレクト		コマンドモニターB	R0 カウンタモニター	中位	上位
	D0	アイドリング制御	R0 LBS	9	17
	D1	$\overline{\text{SD}}$信号入力	2	10	18
	D2	$\overline{\text{ORG}}$信号入力	3	11	19
	D3	$\overline{\text{ALM}}$信号入力	4	12	20
	D4	$\overline{\text{SYNI}}$信号入力	5	13	21
	D5	パルス出力制御	6	14	22
	D6	R6 = 0	7	15	23
	D7	$\overline{\text{END}}$	8	16	R0 MSB
R12 をセレクト		コマンドモニターC	R6 カウンタモニター	中位	上位
	D0	モード制御 1	R6 LBS	9	17
	D1	モード制御 2	2	10	18
	D2	P 信号入力モード	3	11	19
	D3	パルス出力形態	4	12	20
	D4	アップ・ダウン動作	5	13	21
	D5	自動機能制御	6	14	22
	D6	R6=0	7	15	23
	D7	$\overline{\text{INP}}$	8	16	R6 MSB
R13 をセレクト		コマンドモニターD	R7 カウンタモニター	中位	上位
	D0	周波数セレクト	R7 LBS	9	17
	D1	スローアツプ・ダウン動作	2	10	18
	D2	パルス出力方向	3	11	19
	D3	ストップ制御	4	12	20
	D4	スタート制御	5	13	21
	D5	$\overline{\text{INT}}$出力	6	14	22
	D6	R7=0	7	15	23
	D7	$\overline{\text{PLS}}$	8	16	R7 MSB
R14 をセレクト		回数カウンタモニター	R5 カウンタモニター	中位	上位
	D0	R8 LBS	R5 LBS	9	17
	D1	2	2	10	18
	D2	3	3	11	19
	D3	4	4	12	20
	D4	5	5	13	21
	D5	6	6	14	22
	D6	7	7	15	23
	D7	R8 MSB	8	16	R5 MSB

*1 はラッチされません。

(10) ラッチモニター(停止条件のモニター)

ラッチモニターでは、停止条件をモニターできます。オプショナルレジスタの設定により、モニターが停止条件モニターに切り替わります。停止理由が発生したときのその最初のデータをラッチし、モニターできます。

データは次のスタートまで保存されますので、停止原因を知りたいときは、このラッチモニターを調べて下さい。

(11) Rf [下位データ読み出しによる、上位データの一括確定機能があります。＊1]

動作周波数モニターです。周波数設定レジスタ R1,R2 に設定されたレンジの値で読み出すことが出来ます。イニシャル後は FL 定速になっていますので、FL データを書き込んだ後 Rf を読み出せば、FL データの確認が出来ます。FH データを読み出したいときには、データ設定後 R9 のオプショナルレジスタで POUT,PDIR からのパルス出力をマスクした上で、スタートコマンドで FH 定速スタートをかけ、動作中にこの Rf を読み出せば FH データを確認できます。P 入力で動作しているときにも、このデータは内部レジスタの値を表していますので、P 入力の周波数を表していることにはなりません。

(12) 動作状態信号 1,2

スローアップ・ダウンの動作状態モニターです。内容は表 17 を参照して下さい。

表 17　動作状態モニター

動作状急信号	1	2	動　作　内　容
出力レペル	L	L	FL または FH に一致しているときに出力
	L	H	スローアップ中に出力
	H	L	スロ一ダウン中に出力
	H	H	途中周波数で固定しているときに出力

(13) R0 カウンタモニター

[下位データ読み出しによる、上位データの一括確定機能があります。*1]

プリセットカウンタの設定値、ないし自動原点復帰時の戻り量及びそれらの移動残量として読み出せす。

(14) R6 カウンタモニター

[下位データ読み出しによる、上位データの一括確定機能があります。*1]

マルチカウンタ 1 の設定値、ないし位置データ・速度データとして読み出せます。

(15) R7 カウンタモニター

[下位データ読み出しによる、上位データの一括確定機能があります。*1]

マルチカウンタ 2 の設定値、ないし位置データ・速度データとして読み出せます。

(16) R8 回数カウンタモニター

繰り返し動作時に有効となる回数のプリセットカウンタで、スタート時に 0 以外の値を設定したときにのみ動作し、その設定値ないし残量として読み出せます。

(17) R5 カウンタモニター

ダウンポイントモニターで、自動で動作しているときには、どのように周波数を変更しても、自動的に加減算を行い最適なダウンポイント値を保持することが出来ます。

＊1…一括確定におけるラッチのタイミングは、内部カウンタに入力されるクロックとは同期を取っていません。

詳細は第四章、セクション 4-1-4「一括読み出しのための内部ラッチのタイミング」、回路図 1、回路図 2 をご参照下さい。

3-6 周波数計算式

部より入力された基準クロックは、倍率分周(可変分周器)に入力され、$\overline{SYNO}$から設定した周波数に比例したパルスに変換されて出力されます。

$$式2 \cdots f_{SYNO} = \frac{R_S \times f_{CLK}}{32768} \quad [pps]$$

このパルスを倍率分周器R4で平滑化して、POUT, DIRから出力してきます。平滑化を加えた、出力周波数は式3で決まります。

$$式3 \cdots f_0 = \frac{R_S \times f_{CLK}}{32768 \times R4} \quad [pps]$$

Rs：周波数設定レジスタ値　　R4：倍率設定分周レジスタ値
f_{CLK}：外部基準クロック周波数

Rsを2^N倍の値にセットするか、R4を大きく取ることにより、出力周波数の精度を上げることが可能です。

R4を倍率設定分周レジスタという理由は、foがRsで設定した出力周波数レジスタのX倍かを、式4により決定するからです。

$$式4 \cdots X = \frac{f_{CLK}}{32768 \times R4} \quad [倍]$$

数のデューティは、Rsを2^N倍の値にセットしているときのみ規定でき、R4に設定した値が偶数の時50%、奇数の時(R4+1)×50/R4［%］となります。

$\overline{SYNI}$入力を用いている場合は、このR4のみが利用され、出力周波数は式5のようになります。

$$式5 \cdots fso = \frac{f_{SYNI}}{R4} \quad [pps]$$

また、スローアップ・ダウンは同一の傾きを原則としており、アップ・ダウンを単純に行った場合の時間式は、式7のようになります。

ローアップ･ダウンは、Rsの値を加減算するタイミングを、式6の周期でおこなうことを表しています。

$$式6 \cdots Tp = \frac{R3 \times 2}{f_{CLK}} \quad [sec]$$

ブロック図中のアップ・ダウン分周器は、そのタイミングを作り出しています。

よってレジスタ値の差＝Rd-RpをTpに掛ければ、Ts＝(Rd-Rp)×Tpとなり、スローアップないしスローダウンに要する時間は式7となります。

$$式7 \cdots Ts = \frac{|(R_D - R_P)| \times R3 \times 2}{f_{CLK}} \quad [sec]$$

R_D：変更目標周波数設定レジスタ値
R_P：現在動作している周波数を表すレジスタ値
R3：スローアップ・ダウンレートレジスタ値

3-7 応用例

3-7-1 ソフト原点への自動原点復帰動作

パルスコントロールロジック PCL-3AM のコマンドアドレスを'C3AM'と仮定します。また、マルチカウンタコントロールレジスタ R8 に含まれるマルチカウンタ R6 の制御設定を、レジスタ発振入力モードに設定しマルチカウンタ R6 がカウント動作を行っているものとします。また、FL、FH の周波数の設定も既に行われているものとします。

```
OUT  C3AM,& H4A          動作制御コマンド
                         2 パルス出力、自動原点復帰制御
OUT  C3AM,& H17          スタートコマンド
                         高速、INT 出力ディスエーブル
```

3-7-2　1 パルス出力

パルスコントロールロジック PCL-3AM のコマンドアドレスを'C3AM'と仮定します。また、FL、FH の周波数の設定も既に行われているものとします。

(1)　FL で＋方向に 1 パルス出力の場合

```
OUT  C3AM,& H18
```

(2)　FL で－方向に 1 パルス出力の場合

```
OUT  C3AM,& H1C
```

(3)　FH で＋方向に 1 パルス出力の場合

```
OUT  C3AM,& H19
```

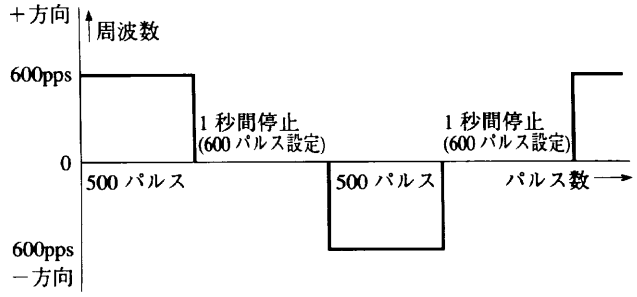
(4)　FH で－方向に 1 パルス出力の場合

```
OUT  C3AM,& H1D
```

3-7-3 繰り返し動作(例)

(例)パルスモータを 600pps で下記の動作を無限に繰り返す。

1．＋方向に 500 パルス出力
2．約 1 秒間停止
3．－方向に 500 パルス出力
4．約 1 秒間停止
繰り返し



PCL-3AM のコマンドアドレスを'C3AM'とし、データ下位アドレスを'L3AM'、中位アドレスを'M3AM'、上位アドレスを'H3AM'とします。

```
OUT  C3AM,&H4B      動作制御コマンド
                    (自動動作、2 パルス出力、繰り返し制御)
OUT  C3AM,&H88      レジスタ設定コマンド(R8 に設定)
OUT  H3AM,0         R8 の繰り返し動作設定カウンタを無限往復繰り返しに設定
                    (無限往復の場合は、0 を設定する)
OUT  C3AM,&H8A      レジスタ設定コマンド
                    (R10 に設定)
OUT  L3AM,&H58      R10 に 600(&H258)を設定
OUT  M3AM,2         R1 に 600pps を設定するので R10 に 600 パルスを設定すると 1 秒
                    間のタイマになる
OUT  C3AM,&H81      レジスタ設定コマンド(R1 に設定)
OUT  L3AM,&H58
OUT  M3AM,2         R1 に 600 を設定
OUT  H3AM,0
OUT  C3AM,&H84      レジスタ設定コマンド(R4 に設定)
OUT  L3AM,&H2C
OUT  M3AM,1         R4 に 300(&H12C)を設定(倍率を 1 倍とする)
OUT  COAM,&H80      レジスタ設定コマンド(R0 に設定)
OUT  L3AM,&HF4
OUT  M3AM,1         R0 にプリセットデータ 500(&HlF4)パルスを設定
OUT  H3AM,0
OUT  C3AM,&H10      スタートコマンド
                    (FL 定速、＋方向、INT 出カディスエーブル)
```

第四章 その他の注意事項

4-1 使用上の注意点

4-1-1 外部入出力信号のパルス幅

(1) FB 入力
受信可能最小パルス幅は、2 パルス入力のとき外部基準クロックの 2 周期分以上で、90°位相差入力のとき外部基準クロックの 4 周期分以上必要です。
スタートコマンドに関係なく、入力を有効にしてあれば常にカウント出来ます。

(2) EL 入力(－$\overline{\text{EL}}$、+$\overline{\text{EL}}$)
EL パルスは、基準クロックの 10 パルス分以上の幅が必要です。

(3) $\overline{\text{ErCC}}$入力
$\overline{\text{ErCC}}$パルスのパルス幅は、基準クロックの 30 周期分です。

(4) $\overline{\text{ALM}}$入力
$\overline{\text{ALM}}$パルスは、基準クロックの 10 パルス分以上のパルス幅が必要です。

(5) $\overline{\text{SYNI}}$入力
受信可能最小パルス帽は、外部基準クロックの 1 周期分です。SYNI 入力では、R4 の倍率分周カウンタ以降を使用してパルス出力します。プリセットカウンタやマルチカウンタを、このパルス出力で動作させることはレジスタによる分周発振出力と同様可能です。$\overline{\text{CLOCK}}$入力を共通とした、同一機種の$\overline{\text{SYNO}}$を接続して下さい。
この信号でパルス出力をする場合は、スタートコマンドが必要です。

(6) P 入力 ($\overline{\text{PCW}}$, $\overline{\text{PCCW}}$)
受信可能最小パルス帽は、2 パルス入力のとき外部基準クロックの 2 周期分以上で、90°位相差入力のときスタートコマンドでセレクトした FH、または FL の周波数の 2 周期分以上必要です。特に、この入力を用いて POUT,PDIR からパルス出力をする場合は､P 入力からのパルス入力があってから$\overline{\text{EL}}$や$\overline{\text{ALM}}$の入力チェックに進むため、入力パルスの第 1 パルス目の L レベル帽が基準クロックの 18 周期分削られて出力されます。第 1 パルス目の入力パルス幅は十分取って<ださい。
なお、P 入力を使用する場合には、スタートコマンドが必要です。

4-1-2 動作制御コマンドの設定変更による特殊動作

動作制御コマンドの下位 2 ビット(モード制御 1、モード制御 2)で設定する基本制御動作(連続動作・プリセット動作・原点復帰動作・繰り返し動作)は、通常 1 つの動作中において設定変更することはないと思われますが、表 18 のように途中での変更が可能なものがあります。

表 18

制 御 変 更 の 内 容	動 作 中
連続モードからプリセットモードへの変更	禁止
連続モードから自動原点復帰モードへの変更	可
連続モードからマニュアル原点復帰モードへの変更	可
連続モードから繰り返し動作モードへの変更	禁止
プリセットモードから連続モードへの変更	可
プリセットモードから自動原点復帰モードへの変更	可
プリセットモードからマニュアル原点復帰モードへの変更	可
プリセットモードから繰り返し動作モードへの変更	可＊1
自動原点復帰モードから連続モードへの変更	可
自動原点復帰モードからプリセットモードへの変更	禁止
自動原点復帰モードからマニュアル原点復帰モードへの変更	可
自動原点復帰モードから繰り返し動作モードへの変更	禁止
マニュアル原点復帰モードから連続モードへの変更	可
マニュアル原点復帰モードからプリセットモードへの変更	禁止
マニュアル原点復帰モードから自動原点復帰モードへの変更	可
マニュアル原点復帰モードから繰り返し動作モードへの変更	禁止
繰り返し動作モードから連続モードへの変更	可
繰り返し動作モードからプリセットモードへの変更	可＊1
繰り返し動作モードから自動原点復帰モードへの変更	可
繰り返し動作モードからマニュアル原点復帰モードへの変更	可

＊ 1…移動量データを書き換えないという条件付きで可となります。書き換えた場合は、そのデータが次のステップから有効となります。

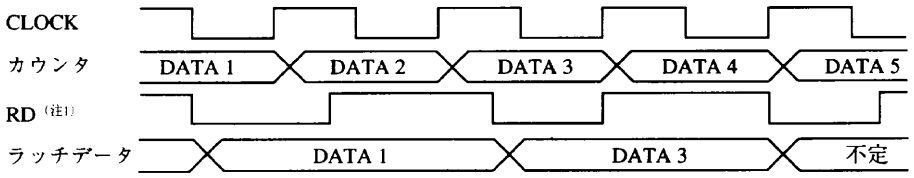
4-1-3 レジスタの設定禁止数値

レジスタ R1,R2,R3 には 0 の書き込みはしないで下さい。動作完了信号が出力されない等のトラブルを起こします。同様に倍率レジスタ R4 には 0 および 1 の書き込みはできません。

4-1-4 一括読み出しのための内部ラッチのタイミング

PCL-3AM 内のカウンタ(R0,R6,R7)は、基準クロックの立ち上がりエッジに同期してカウントします。また、一括読み出しのための内部ラッチのタイミングは、$\overline{RD}$信号の立ち下がりエッジに同期します。従って PCL-3AM の基準クロックの立ち上がりと、$\overline{RD}$信号の立ち下がりが同一タイミングになってしまうと、カウンタが桁上げ桁下げ動作を行っている最中の状態をラッチする事になってしまい読み出した値がおかしくなる時があります。

PCL-3AM の動作中にカウンタを読み出す時には、この点を考慮してハード設計を行って下さい。



注1：すべて最下位バイト読み出し（A1＝0, A0＝0）の時

〔回路例〕

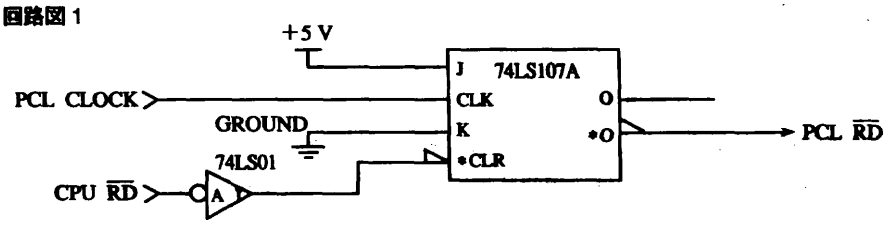
CPU から出力されるRD信号から PCL クロックの立ち下がりに同期した PCL 用RD信号を作ります。

(回路図1)ただし､CPU のRD信号のローレベル時間が(PCL クロック周期)＋69ns よりも短い場合には、CPU に WAIT 信号を入力してRD信号幅を広げます。(回路図 2)

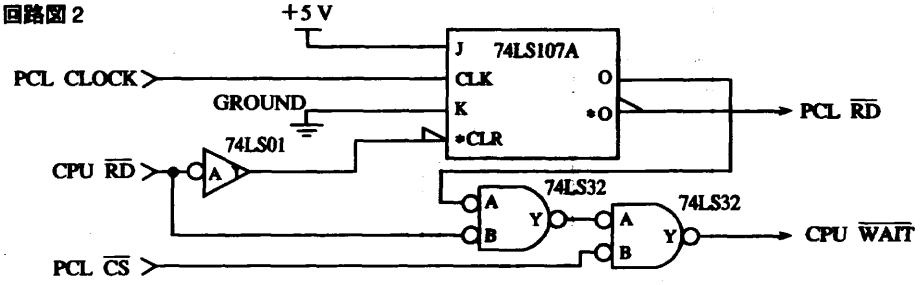
69ns＝(PCL の RD 幅最小時間)＋(74LS107A 動作時間)

51ns　　18ns(T3)

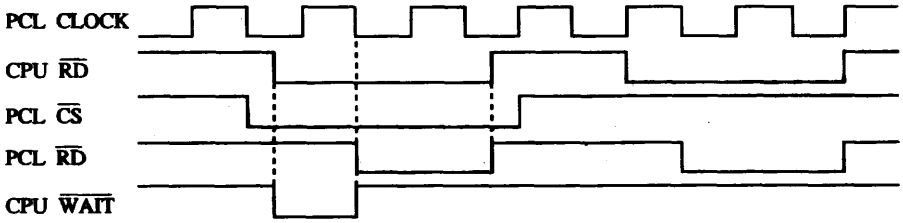
回路図 1



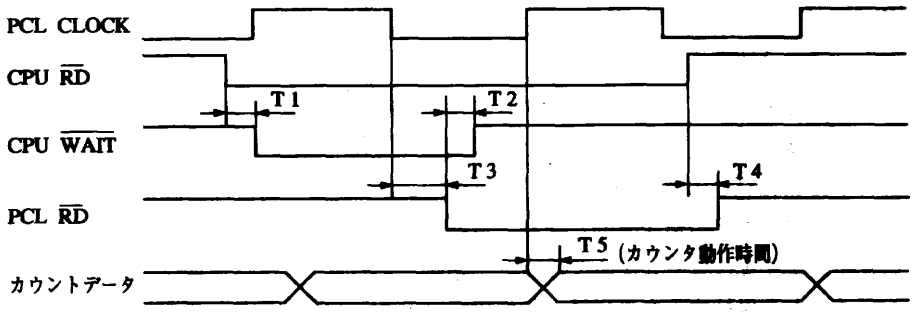
回路図 2



回路例のタイミング



詳細タイミング

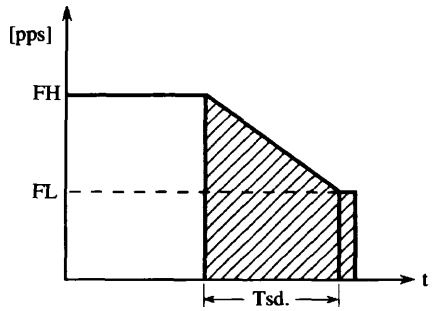


	min	typ	max
T1	11ns	25ns	41ns
T2	13ns	27ns	43ns
T3	5ns	13ns	18ns
T4	10ns	23ns	33ns
T5	7ns	15ns	29ns

〔備考〕
PCL-240AK,PCL-240MK にも一括読み出し機能が有りますが、カウントタイミングとラッチタイミングとの非同期化回路を内蔵しているため、外部回路は必要有りません。

4-1-5 ダウンポイントカウンタとダウンポイントバッファレジスタの関係

(1)マニュアルの場合のダウンポイント計算方法
ローアップ・ダウンは直線的に周波数が変化しますので、FL、FH の各周波数と加減速レートから決定しなくてはなりません。スローダウンに要するパルス数 PSD は、理想状態では、台形(斜線部分)部分の面積になります。計算式は、式 8 のようになります。



$$式8 \cdots PSD = \frac{|(R_P) - (R_D)| \times |(R_P) + (R_D) + 1| \times (R3)}{32768 \times (R4)}$$

R_D：変更目標周波数設定レジスタ値
Rp：現在動作している周波数を表すレジスタ値

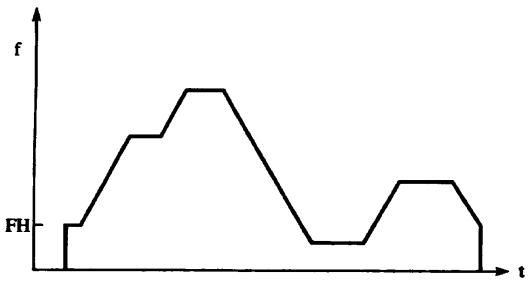
ここであえて Rp としたのは、Rp が FL の周波数を表すレジスタ値に限らないからです。途中停止をかけている場合や、途中からスローアップ・ダウンを切り換える場合も制御の内容によっては起こり得ます。
そのような場合における変化動作開始点での動作周波数を表すレジスタ値を Rp と表します。
スローダウンポイントレジスタの値としては、R5≧PSD でなければなりません。
逆にスローアップに要するパルス数は、式 9 のようになります。

$$式9 \cdots PSU = \frac{|(R_D) - (R_P)| \times |(R_D) + (R_P) - 1| \times (R3)}{32768 \times (R4)}$$

このようにスローアップとスローダウンでは、ミクロ的にみて階段状の変化をするために、所要パルス数に多少の違いが発生します。自動の場合は、この PSU の値がダウンポイントとしてセットされます。

(2)自動機能制御の切り換えによるダウンポイント値の変化
マニュアル設定では、設定したその値が有効となり、自動でカウントしていた値は消されます。逆にマニュアル設定から自動動作に切り換えますと、マニュアルで設定した値から、スローアップ・ダウンにより加算・減算が行われます。適切なダウンポイントを保持するためには、動作中のマニュアル設定から自動動作への変更は避けて下さい。

4-1-6 スローアップ・ダウン動作の特徴
プリセット動作や、自動原点復帰動作や、繰り返し動作において、スローアップ・ダウン動作をさせると以下に示すような動作が可能です。
（１）FL という条件でも FH により連続してパルス出力



図のように FH を動作途中で色々な周波数に変化させる場合には、制御内容によっては FH＜FL という状態にしなければならない場合も発生します。PCL-3AM では、このような場合でも FH を保持し、FL よりも低い値でも希望通りパルス出力できます。FH を保持できることにより続けて FH を書き換えるだけでスローアップ・ダウン動作が連続して可能です。

また FH＜FL という状態のままで、移動残量が残り少なくなった場合には、FL に設定を変更せず FH のままで終了し、不必要に自動で FL に移行してしまうことは絶対にありません。また、通常の FH≧FL となるような状態で、移動すべき残量が残り少なくなった場合には自動的に FL に移行して終了出来ます。

(2) スローアップダウン動作は FH だけでなく L でも動作

FH、FL の区別は、FH スローアップスタートをかけたときに、発振のスタートが FL になることと、移動残量がダウンポイント値以下となったときに FL が選択されるというだけで、それ以外 FH、FL を規定するものはありません。

よって FL データの書き換えによるスローアップ・ダウン動作も可能です。但しこの場合は、プリセットの移動残量がダウンポイントトカウンタの値より少なくなっても FL を保持するだけですので、FL のデータを条件に合わせて書き換える必要があります。

(3) R3,R4 レジスタの値も動作中に変更可能

単純なリニアのスローアップ・ダウンカーブ動作で R5 カウンタの値が 0 の場合には、ダウンポイントを自動動作に設定してあっても R3,R4 レジスタのデータ変更は可能です。また、スローアップ・ダウンカーブを S 字やカム曲線のように制御する場合には、ダウンポイントをマニュアル設定にして下さい。

(4) 設定移動量が短い場合でもスローアップ動作が可能

FH へスローアップスタートさせても FH に行き着けないときには、スローダウンを自動に設定しておくと、途中から自動的にスローダウンを開始して停止する、いわゆる三角動作が可能です。

4-1-7 定速送りでの周波数変更方法

定速送りで周波数を変更する場合は、FL、FH の切り替えによる周波数変更で行って下さい。周波数設定レジスタの一括確定機能があるからと言って、FL や FH に固定のままで、動作しているレジスタデータを書き換え変更することは、$\overline{\text{SYNO}}$を用いて同期運転している場合には、好ましくありません。

4-1-8 その他の注意点

(1) パルス出力方向ホールド機能

レジスタによるパルス出力中に移動方向を変更してもパルス出力は割れません。約 50%のデューティのレベル幅は確保され、H レベル中に移動方向が切り替わります。

(2) スローアップ・ダウン自動一時停止機能

スローアップ・ダウン中に移動方向を変更しても、スローアップ・ダウンを一時的に停止してモータの脱調を防止するように動作します。次のパルス出力からスローアップ・ダウンが継続します。

(3) 動作完了の INT 出力早出し機能

INT 出力は、最終パルスの 1 周期分完了で出力されるのではなく、半周期早いパルス出力の L レベルが切れて H レベルとなった直後に出ます。このため、次のスタート入力まで何も出来ずに最終パルスの完了まで半周期分も待たされることがなくなります。

－1.この動作完了が半周期早く出力されるため、$\overline{\text{SYNO}}$信号出力も最終パルスの半周期分少なく出力されます。同期運転や補間動作を$\overline{\text{SYNO}}$,SYNl を用いて行うときには、$\overline{\text{CLOCK}}$入力を共通とした他の PCL-3AM からの信号を接続し、下記計算式の条件を満足することが必要です。

主軸の {(RO-0.5)×R4} ≧他の軸の {(RO-0.5)×R4}

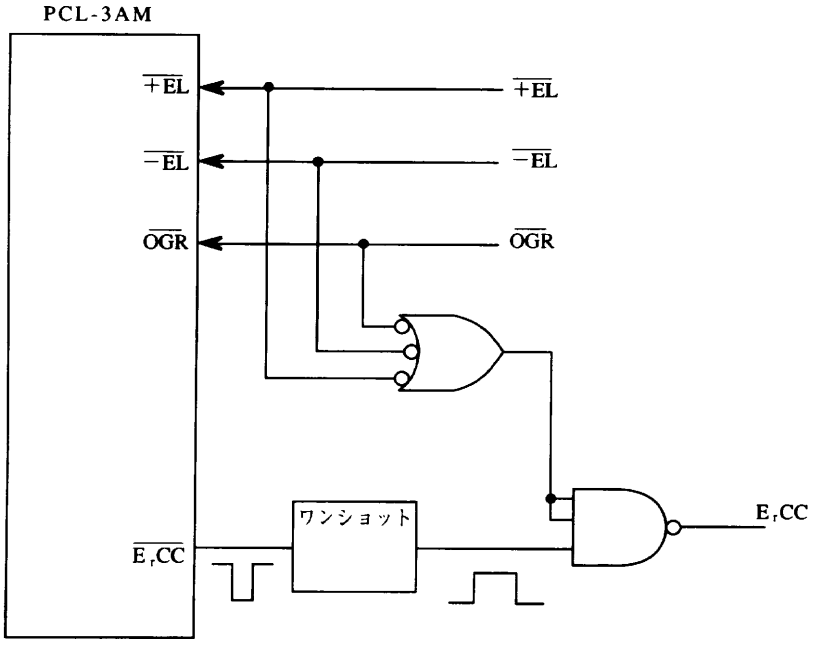
この条件を満足すれば、少なくとも主軸から最終の動作完了が得られますが、この条件を満足しない場合には、他の軸からの動作完了が得られなくなります。

－2.繰り返し動作の場合でも、プリセット動作＋タイマーで１行程ですが、最終のタイマーは動作しません。最終の何も動作しないタイマーを省略することにより、次のステップへの動作が早められます。パルス出力完了で早めに$\overline{\text{INT}}$出力します。

(4) ErCC 信号

プリセット動作での停止やストップコマンドでの停止、$\overline{\text{ORG}}$での停止、$\overline{\text{EL}}$での停止、$\overline{\text{ALM}}$での停止ではいずれの場合にも ErCC 信号が出力します。このため、モータドライバのエラーカウンタがクリアされることになります。

プリセットでの停止、および、ストップコマンドでの停止の場合にエラーカウンタをクリアさせないためには、下記のサンプル回路をご利用ください。



＊　この仕様は、改良・改善などにより予告なく変更する場合があります。